

4

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-066774

(43)Date of publication of application : 03.03.2000

(51)Int.Cl. G06F 1/26
G06F 1/18
G06F 1/24
H04N 5/765
H04N 5/781

(21)Application number : 10- 239105 (71)Applicant : CANON INC

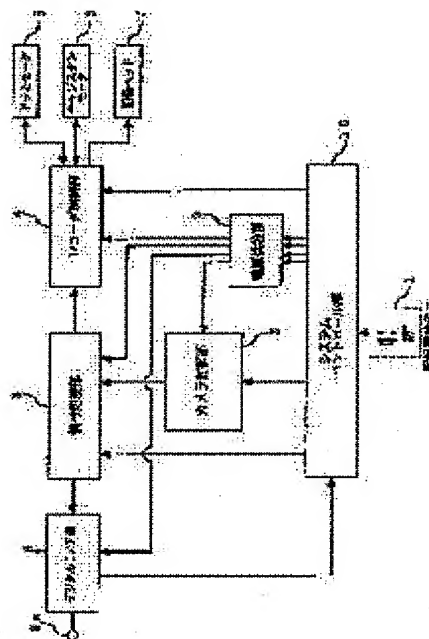
(22)Date of filing : 25.08.1998 (72)Inventor : HONDA KIMIFUMI
SATO TAKAHARU

(54) SIGNAL PROCESSOR AND IMAGE PICKUP DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a signal processor and an image pickup device capable of constructing an excellent system in the case of connecting a main body and external equipment by a digital interface in a recording standby state.

SOLUTION: This signal processor can constitute a network by being connected to the plural pieces of the external equipment, and in the operation standby state of the device, in the case of detecting connection with the external equipment at least, the shutdown of a power source is controlled and the bus reset of the network is limited. Also, it is provided with signal processing means 2, 3 and 4 for generating prescribed signals, an interface means 8 for outputting the signals outputted from the signal processing means to the external equipment, a detection means for detecting the connection with the external equipment of the interface means 8 and a counter means.



LEGAL STATUS

[Date of request for examination] 20.06.2000

[Date of sending the examiner's
decision of rejection]

[Kind of final disposal of application
other than the examiner's decision
of rejection or application
converted registration]

[Date of final disposal for
application]

[Patent number] 3293779

[Date of registration] 05.04.2002

[Number of appeal against
examiner's decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2000-66774
(P2000-66774A)

(43)公開日 平成12年3月3日(2000.3.3)

(51)Int.Cl. ⁷	識別記号	F I	テマコード*(参考)
G 0 6 F 1/26		G 0 6 F 1/00	3 3 4 C 5 B 0 1 1
1/18			3 2 0 J 5 B 0 5 4
1/24			3 3 4 G 5 C 0 1 8
H 0 4 N 5/765			3 5 0 B 5 C 0 5 3
5/781		H 0 4 N 5/781	5 1 0 M

審査請求 未請求 請求項の数6 O L (全 21 頁) 最終頁に続く

(21)出願番号 特願平10-239105
(22)出願日 平成10年8月25日(1998.8.25)

(71)出願人 000001007
キヤノン株式会社
東京都大田区下丸子3丁目30番2号
(72)発明者 本田 公文
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
(72)発明者 佐藤 敬治
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
(74)代理人 100090273
弁理士 國分 幸悦

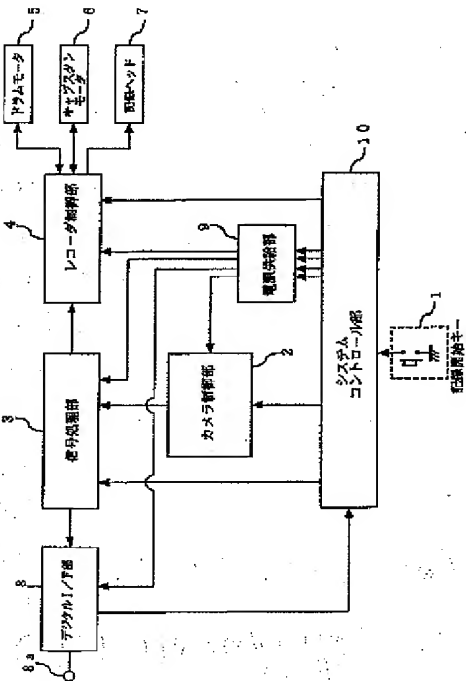
最終頁に続く

(54)【発明の名称】 信号処理装置および撮像装置

(57)【要約】

【課題】 記録待機状態でデジタルインタフェースにて本体と外部機器との接続されている場合に良好なシステム構築をなし得る信号処理装置および撮像装置を提供する。

【解決手段】 複数の外部機器と接続してネットワークを構成し得る信号処理装置であって、装置の作動待機状態において、少なくとも外部機器との接続が検出された場合には電源のシャットダウンを規制し、ネットワークのバスリセットが制限される。所定信号を生成処理する信号処理手段2、3、4と、信号処理手段から出力される信号を外部機器に出力するインタフェース手段8と、インタフェース手段8の外部機器との接続を検出する検出手段と、カウンタ手段と、を有する。



【特許請求の範囲】

【請求項1】 複数の外部機器と接続してネットワークを構成し得る信号処理装置であって、装置の作動待機状態において、少なくとも外部機器との接続が検出された場合には電源のシャットダウンを規制し、ネットワークのバスリセットが制限されるようにしたことを特徴とする信号処理装置。

【請求項2】 請求項1に記載の信号処理装置において、

所定信号を生成処理する信号処理手段と、信号処理手段から出力される信号を外部機器に出力するインタフェース手段と、インタフェース手段の外部機器との接続を検出する検出手段と、カウンタ手段と、を有し、作動待機モードにてカウンタ手段が所定数をカウントすると、検出手段によつて外部機器との接続が検出された場合には作動待機モードからストップもしくはパワーセーブモードに移し、また検出手段によつて外部機器との接続が検出されない場合には作動待機モードから電源シャットダウンモードに移移することを特徴とする信号処理装置。

【請求項3】 画像情報を生成処理する画像信号処理手段と、

外部機器に対して画像信号処理手段から出力される信号を出力するインタフェース手段と、

インタフェース手段の外部機器との接続を検出する検出手段と、を有する撮像装置であって、

外部機器との接続状態に応じて、画像信号処理手段の作動を待機する第1の作動モードから、画像信号処理手段を部分的に停止させる第2の作動モードまたは装置に対する電源を遮断する第3の作動モードに移移することを特徴とする撮像装置。

【請求項4】 第1の作動モードにて検出手段によつて外部機器との接続が検出された場合には第1の作動モードから第2の作動モードに移し、また検出手段によつて外部機器との接続が検出されない場合には第1の作動モードから第3の作動モードに移移することを特徴とする請求項3に記載の撮像装置。

【請求項5】 カウンタ手段を有し、第1の作動モードにてこのカウンタ手段が所定数をカウントすると、検出手段によつて外部機器との接続が検出された場合には第1の作動モードから第2の作動モードに移し、また検出手段によつて外部機器との接続が検出されない場合には第1の作動モードから第3の作動モードに移移することを特徴とする請求項4に記載の撮像装置。

【請求項6】 画像信号処理手段として、カメラ制御部、信号処理部およびレコーダ制御部を含むことを特徴とする請求項3～5のいずれか1項に記載の撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、信号を外部機器に

出力するインタフェースを搭載したカメラ一体型VTR装置等の撮像装置、あるいはこのような装置を含む信号処理装置に関する。

【0002】

【従来の技術】 従来の撮像装置の1例としてたとえばカメラ一体型VTR装置において、記録待機状態のように記録ヘッドが記録テープ上の同一軌跡を描いて待機している状態では、記録ヘッドとの接触による記録テープの磨耗を回避する必要がある。また、電源装置であるバッテリーの消耗を最小限に抑える必要性から省電力およびテープ磨耗防止を実現するシステム構築がなされている。

【0003】 図23は、従来のカメラ一体型VTR装置の制御システムの要部を示すブロック図である。図23において、1は操作者が記録開始を選択するために用意された記録開始キー、2は図示しないレンズユニットを制御することにより画像情報の取り込みを行うカメラ制御部、3はカメラ制御部2から得られた画像情報をデジタル画像データとして符号化変換処理する信号処理部、4はドラムモータ5およびキャプスタンモータ6、記録ヘッド7を制御し、信号処理部3にて符号化変換処理されたデジタル画像データを記録媒体である磁気記録テープ（図示せず）に記録するレコーダ制御部、8は信号処理部3にて符号化変換処理されたデジタル画像データを外部装置に出力するためのデジタルI/F部で接続端子8aを具備する。

【0004】 9は周辺ブロックに電源供給を行う電源供給部、10はキー入力部である記録開始キー1から得られる動作モード選択情報に応じてカメラ制御部2、信号処理部3、レコーダ制御部4、デジタルI/F部8および電源供給部9を制御するシステムコントロール部である。

【0005】 図24は、操作者のキー操作によつて記録待機モードへの遷移が選択された場合のシステムコントロール部10の動作を示すフローチャートである。ここで、図24を用いて記録待機モード時のシステムコントロール部10の制御動作を説明する。ただし、記録待機モードとはカメラ制御部2、信号処理部3を記録モード時は同じ状態で、レコーダ制御部はドラムモータ5のみ記録モード時と同じ状態（記録モードと同じ回転数で回転制御）、キャプスタンモータ6、記録ヘッド7はOFFにした状態で待機するモードであることを意味する。

【0006】 システムコントロール部10は操作者のキー操作によつて記録待機モードへの遷移が選択されると、ステップS01にて記録待機時間を計測するためにタイマ割込を許可する。

【0007】 タイマ割込は任意の設定時間周期で割込が発生する。図25に示したように割込内のステップS31にてシャットダウンタイマをインクリメントする。ついで、システムコントロール部10はステップS02に

て記録開始キーを監視し、ステップS03にてキー入力
が検出された場合にはステップS24にて記録待機モード
から記録モードへの移行が設定される。この記録モード
にてレコーダ制御部を制御することで、キャプスタン
モータを起動し、記録ヘッドを介して記録媒体である磁
気記録テープへの撮影画像データの記録が行われる。

【0008】このときステップS06にてタイマ割込を
禁止し、シャットダウンタイマはクリアされる。またス
テップS03にてキー入力検出されなければシャット
ダウンタイマを監視し、このシャットダウンタイマの計
測値が5分以内であると判定されると処理をステップS
02に戻す。一方、記録待機状態が5分以上維持されて
いることが判定されると、ステップS05にて記録待機
モードから電源シャットダウンモードへの移行が設定さ
れる。この電源シャットダウンモードにて電源供給部9
を制御することで、カメラ制御部2、信号処理部3、レ
コーダ制御部4、デジタルI/F部8への電源供給がOFF
される。このときステップS06にてタイマ割込は禁
止、シャットダウンタイマはクリアされ、以上一連の
処理により省電力およびテープ磨耗防止システムの動作
が完了する。

【0009】

【発明が解決しようとする課題】デジタル画像データを
外部装置に出力するためのデジタルインタフェースとし
てカメラ一体型VTR装置に広く搭載されているIEEE
1394-1995シリアルバス（以下、IEEE1
394）と呼ばれる規格がある。IEEE1394の接
続ケーブルは2組のツイストペア信号線（電源ラインを
付加設定することも可能）で構成されている。その通信
システムは各機器が互いを識別可能とするために予め設
定された固有のID情報（ユニークID）およびネット
ワーク上での通信を制御するために、各機器に対してノ
ードID（物理アドレス）と呼ばれるID情報が設定され
る。

【0010】このノードIDは、ネットワークを構成す
るバスにバスリセットがかかった場合、すなわち電源投
入時や、ネットワーク上の機器の追加や削除あるいは各
機器からのリセットコマンド等を検出することによって
ネットワークの構成を自動的に認識するための処理動作
が生じた場合に、各機器に対して再度設定される。そし
て、この再設定によってネットワークの再構成が行われ
る。

【0011】したがって、上述した従来の構成要素であ
るデジタルI/F部8が、IEEE1394規格に準拠
したものであり、このデジタルI/F部が外部機器と接
続されているとき、記録再生装置本体にて記録待機状態
からの強制シャットダウンが発生した場合には、インタ
フェースネットワーク上ではネットワークを再構成する
ためにバスリセットが発生し、よってネットワーク上に
存在する全ての機器のインタフェース処理が中断されて

しまうといった問題点があった。

【0012】本発明はかかる実情に鑑み、記録待機状態
でデジタルインタフェースにて本体と外部機器との接続
されている場合に良好なシステム構築をなし得る信号処
理装置および撮像装置を提供することを目的とする。

【0013】

【課題を解決するための手段】上記問題点を解決するた
めに請求項1に係る発明は、複数の外部機器と接続して
ネットワークを構成し得る信号処理装置であって、装置
の作動待機状態において、少なくとも外部機器との接続
が検出された場合には電源のシャットダウンを規制し、
ネットワークのバスリセットが制限されるようにしたこ
とを特徴とする。

【0014】また、請求項2に係る発明は、所定信号を
生成処理する信号処理手段と、信号処理手段から出力さ
れる信号を外部機器に出力するインタフェース手段と、
インタフェース手段の外部機器との接続を検出する検出
手段と、カウンタ手段と、を有し、作動待機モードにて
カウンタ手段が所定数をカウントすると、検出手段によ
って外部機器との接続が検出された場合には作動待機モ
ードからストップもしくはパワーセーブモードに遷移
し、また検出手段によつて外部機器との接続が検出され
ない場合には作動待機モードから電源シャットダウンモ
ードに遷移することを特徴とする。

【0015】また、請求項3に係る発明は、画像情報を
生成処理する画像信号処理手段と、外部機器に対して画
像信号処理手段から出力される信号を出力するインタフ
ェース手段と、インタフェース手段の外部機器との接続
を検出する検出手段と、を有する撮像装置であって、外
部機器との接続状態に応じて、画像信号処理手段の作動
を待機する第1の作動モードから、画像信号処理手段を
部分的に停止させる第2の作動モードまたは装置に対す
る電源を遮断する第3の作動モードに遷移することを特
徴とする。

【0016】また、請求項4に係る発明は、第1の作動
モードにて検出手段によって外部機器との接続が検出さ
れた場合には第1の作動モードから第2の作動モードに
遷移し、また検出手段によつて外部機器との接続が検出
されない場合には第1の作動モードから第3の作動モード
に遷移することを特徴とする。

【0017】また、請求項5に係る発明は、カウンタ手
段を有し、第1の作動モードにてこのカウンタ手段が所
定数をカウントすると、検出手段によって外部機器との
接続が検出された場合には第1の作動モードから第2の
作動モードに遷移し、また検出手段によって外部機器と
の接続が検出されない場合には第1の作動モードから第
3の作動モードに遷移することを特徴とする。

【0018】また、請求項5に係る発明は、画像信号処
理手段として、カメラ制御部、信号処理部およびレコー
ダ制御部を含むことを特徴とする。

【0019】

【発明の実施の形態】以下、図面に基づき本発明の好適な実施の形態を説明する。

(第1の実施形態) 図1は、本発明の第1の実施形態を適用したデジタルI/F機能を搭載したカメラ一体型VTR装置の要部を示すブロック図である。図23に示した従来の制御システムに対してデジタルI/F部8にて外部機器との接続状況を検出する機能と、この検出結果をシステムコントロール部10に出力する機能を追加設定した構成となっている。

【0020】また本実施形態はデジタルI/F部8としてIEEE1394規格に準拠するシリアルバス方式を採用する構成で実現される。ここでまず、IEEE1394規格について予め説明する。

《IEEE1394の技術の概要》家庭用デジタルVTRやDVDの登場に伴って、ビデオデータやオーディオデータなどをリアルタイムで、かつ高情報量でデータ転送する際のサポートが必要になっている。このようなビデオデータやオーディオデータをリアルタイムで転送し、パーソナルコンピュータ(PC)に取り込んだり、またはその他のデジタル機器に転送を行なうには、必要な転送機能を備えた高速データ転送可能なインタフェースが必要になってくる。これらの観点から開発されたインタフェースがIEEE1394-1995 (High Performance Serial Bus) (以下、1394シリアルバス) である。

【0021】図2は、1394シリアルバスを用いて構成されるネットワークシステムの例を示している。このシステムは機器A、B、C、D、E、F、G、Hを備える。機器A-B間、機器A-C間、機器B-D間、機器D-E間、機器C-F間、機器C-G間および機器C-H間はそれぞれ、1394シリアルバスのツイスト・ペア・ケーブルで接続されている。これらの機器A~Hの例として、PC、デジタルVTR、DVD、デジタルカメラ、ハードディスクあるいはモニター等であってよい。

【0022】各機器間の接続方式は、ディジーチェーン方式とノード分岐方式とを混在可能としたものであり、自由度の高い接続が可能である。また、各機器は各自固有のIDを有し、それぞれが認識し合うことによって1394シリアルバスで接続された範囲において1つのネットワークを構成している。各デジタル機器間をそれぞれ1本の1394シリアルバスケーブルで順次接続するだけで、それぞれの機器が中継の役割を行い、全体として1つのネットワークを構成するものである。また、1394シリアルバスの特徴である、Plug & Play機能でケーブルを機器に接続した時点で、機器の認識や接続状況などを自動で認識する機能を有している。

【0023】また、図2に示したようなシステムにおいて、ネットワークからある機器が削除されたり、または新たに追加される。このような場合、自動的にバスリセ

ットを行い、それまでのネットワーク構成をリセットしてから、新たなネットワークの再構築が行なわれる。この機能によって、その時々ネットワークの構成を常時設定、認識することができる。

【0024】また、データ転送速度として、100/200/400Mbpsの速度を備えており、上位の転送速度を持つ機器が下位の転送速度をサポートし、互換をとるようになっている。データ転送モードとしては、コントロール信号などの非同期データ (アシンクロナス

10 (Asynchronous) データ) を転送するアシンクロナス転送モード、またリアルタイムなビデオデータやオーディオデータ等の同期データ (アイソクロナス (Isochronous) データ) を転送するアイソクロナス転送モードがある。このアシンクロナスデータとアイソクロナスデータは各サイクル (通常では、1サイクル125μs) 中において、サイクル開始を示すサイクル・スタート・パケット (CSP) の転送に続いて、アイソクロナスデータの転送を優先しつつサイクル内で混在して転送される。

【0025】つぎに図3は、1394シリアルバスの構成要素を示している。1394シリアルバスは全体として、レイヤ (階層) 構造で構成されている。図3に示したように、最もハード的なものが1394シリアルバスのケーブルであり、そのケーブルのコネクタが接続されるコネクタポートがある。その上にハードウェアとしてフィジカルレイヤとリンクレイヤがある。

【0026】ハードウェア部は実質的なインタフェースチップの部分であり、そのうちフィジカルレイヤは符号化やコネクタ関連の制御等を行う。またリンクレイヤはパケット転送やサイクルタイムの制御等を行なう。ファームウェア部のトランザクションレイヤは、転送 (トランザクション) すべきデータの管理を行ない、Read やWrite等の命令を出す。シリアルバスマネジメントは、接続されている各機器の接続状況やIDの管理を行ない、ネットワークの構成を管理する部分である。

【0027】このハードウェアとファームウェアまでが実質上の1394シリアルバスの構成である。また、ソフトウェア部のアプリケーションレイヤは、使用するソフトによって異なり、インタフェース上にどのようにデータをのせるか規定する部分である。たとえば、AVプロトコルなどのプロトコルによって規定されている。以上が1394シリアルバスの構成である。

【0028】つぎに図4は、1394シリアルバスにおけるアドレス空間を示している。1394シリアルバスに接続された各機器 (ノード) には必ず各ノード固有の64ビットアドレスを持たせておく。そして、このアドレスをROMに格納しておくことで、自分や相手のノードアドレスを常時認識することができ、相手を指定した通信を行なうこともできる。1394シリアルバスのアドレッシングは、IEEE1212規格に準じた方式である。アドレス設定は、最初の10ビットがバスの番号

の指定用に、また、そのつぎの6ビットがノードID番号の指定用に使われる。残りの48ビットは、機器に与えられたアドレス幅になり、それぞれ固有のアドレス空間として使用することができる。最後の28ビットは固有データの領域として、各機器の識別や使用条件の指定の情報などを格納する。以上が1394シリアルバスの技術の概要である。

【0029】つぎに1394シリアルバスの特徴といえる技術の部分について、より詳細に説明する。

《1394シリアルバスの電氣的仕様》図5は、1394シリアルバスケーブルの断面図を示している。1394シリアルバスでは接続ケーブル内に、2組のツイストペア信号線の他に電源ラインを設けている。これにより電源を持たない機器や故障によって電圧低下した機器等に対しても電力の供給が可能になっている。電源線内を流れる電源の電圧は8~40V、また電流は最大電流DC1.5Aと規定されている。

【0030】《DS-Link符号化》図6は、1394シリアルバスにおいて採用されているデータ転送フォーマットのDS-Link符号化方式を説明するための図である。1394シリアルバスでは、DS-Link (Data/Strobe Link) 符号化方式が採用されている。このDS-Link符号化方式は、高速なシリアルデータ通信に適している。その構成は、2本の信号線が必要とする。より対線のうち1本に主となるデータを送り、他方のより対線にはストロブ信号を送る構成になっている。受信側では、この通信されるデータとストロブとの排他的論理和をとることによってクロックを再現することができる。

【0031】このDS-Link符号化方式を用いるメリットとして、他のシリアルデータ転送方式に比べて転送効率が高いこと、またPLL回路が不要となるのでコントローラLSIの回路規模を小さくすることができる。さらには、転送すべきデータがないときにアイドル状態であることを示す情報を送る必要がない。したがって、各機器のトランシーバ回路をスリープ状態にすることができることによって、消費電力の低減を図ることができる。

【0032】《バスリセットのシーケンス》1394シリアルバスでは、接続されている各機器(ノード)にはノードIDが与えられ、ネットワーク構成として認識されている。このネットワーク構成に変化があった場合、たとえばノードの挿抜や電源のON/OFFなどによるノード数の増減などにより変化が生じて、新たなネットワーク構成を認識する必要があるとき、その変化を検知した各ノードはバス上にバスリセット信号を送信し、新たなネットワーク構成を認識するモードに入る。このときの変化の検知方法としては、1394ポート基板上でのバイアス電圧の変化を検知することによって行われる。

【0033】あるノードからバスリセット信号が伝達されて、各ノードのフィジカルレイヤはこのバスリセット信号を受けると同時にリンクレイヤにバスリセットの発生を伝達し、かつ他のノードにバスリセット信号を伝達する。最終的にすべてのノードがバスリセット信号を検知した後、バスリセットが起動される。

【0034】バスリセットは、先に述べたようなケーブル抜挿や、ネットワーク異常等によるハード検出による起動と、プロトコルからのホスト制御などによってフィジカルレイヤに直接命令を出すことによっても起動する。また、バスリセットが起動するとデータ転送は一時中断され、この間のデータ転送は待たされ、終了後に新しいネットワーク構成のもとで再開される。以上がバスリセットのシーケンスである。

【0035】《ノードID決定のシーケンス》バスリセットの後、各ノードは新しいネットワーク構成を構築するために、各ノードにIDを与える動作に入る。このときのバスリセットからノードID決定までの一般的なシーケンスを図7、図8および図9のそれぞれフローチャートを用いて説明する。

【0036】図7のフローチャートは、バスリセットの発生からノードIDが決定し、データ転送が行えるようになるまでの一連のバスの作業を示している。まず、ステップS101として、ネットワーク内にバスリセットが発生することを常時監視している。ここでノードの電源ON/OFFなどでバスリセットが発生するとステップS102に移る。ステップS102では、ネットワークがリセットされた状態から、新たなネットワークの接続状況を知るために直接接続されている各ノード間において親子関係の宣言がなされる。ステップS103としてすべてのノード間で親子関係が決定すると、ステップS104として1つのルートが決定する。すべてのノード間で親子関係が決定するまでステップS102の親子関係の宣言を行い、またルートも決定されない。

【0037】ステップS104でルートが決定されると、つぎはステップS105として、各ノードにIDを与えるノードIDの設定作業が行われる。所定のノード順序でノードIDの設定が行われ、すべてのノードにIDが与えられるまで繰り返し設定作業が行われる。最終的にステップS106としてすべてのノードにIDを設定し終えたら、新しいネットワーク構成がすべてのノードにおいて認識されたので、ステップS107としてノード間のデータ転送が行える状態となり、データ転送が開始される。

【0038】このステップS107の状態になると、再びバスリセットが発生するのを監視するモードに入り、バスリセットが発生したらステップS101からステップS106までの設定作業が繰り返し行われる。

【0039】以上が図7のフローチャートの説明である。図7のフローチャートのバスリセットからルート決

定までの部分と、ルート決定後からID設定終了までの手順をより詳しくフローチャートに表したものがそれぞれ、図8および図9である。

【0040】まず、図8のフローチャートの説明を行う。ステップS201としてバスリセットが発生すると、ネットワーク構成は一旦リセットされる。なお、ステップS201としてバスリセットが発生するのを常に監視している。つぎにステップS202として、リセットされたネットワークの接続状況を再認識する作業の第一歩として、各機器にリーフ（ノード）であることを示すフラグを立てておく。さらに、ステップS203として各機器が自分の持つポートがいくつ他ノードと接続されているのかを調べる。

【0041】ステップS204のポート数の結果に応じて、これから親子関係の宣言を始めていくために、未定義（親子関係が決定されていない）ポートの数を調べる。バスリセットの直後はポート数＝未定義ポート数であるが、親子関係が決定されていくにしたがって、ステップS204で検知する未定義ポートの数は変化していくものである。

【0042】まず、バスリセットの直後、はじめに親子関係の宣言を行えるのはリーフに限られている。リーフであるというのはステップS203のポート数の確認で知ることができる。リーフは、ステップS205として、自分に接続されているノードに対して、「自分は子、相手は親」と宣言し動作を終了する。

【0043】ステップS2023でポート数が複数ありブランチと認識したノードは、バスリセットの直後はステップS204で未定義ポート数>1ということなので、ステップS206へと移る。まず、ブランチというフラグが立てられ、ステップS207でリーフからの親子関係宣言で「親」の受付をするために待つ。リーフが親子関係の宣言を行い、ステップS207でそれを受けたブランチは適宜ステップS204の未定義ポート数の確認を行う。未定義ポート数が1になっていれば、残っているポートに接続されているノードに対してステップS205の「自分が子」の宣言をすることが可能になる。2度目以降、ステップS204で未定義ポート数を確認しても2以上あるブランチに対しては、再度ステップS207でリーフまたは他のブランチからの「親」の受付をするために待つ。

【0044】最終的に、いずれか1つのブランチまたは例外的にリーフ（「子」宣言を行えるのにすばやく動作しなかったため）がステップS204の未定義ポート数の結果としてゼロになったら、これによりネットワーク全体の親子関係の宣言が終了したことになる。未定義ポート数がゼロ（すべて親のポートとして決定）になった唯一のノードはステップS208としてルートのフラグが立てられ、ステップS209としてルートとしての認識がなされる。このように図8に示したバスリセットか

ら、ネットワーク内すべてのノード間における親子関係の宣言までが終了する。

【0045】つぎに、図9のフローチャートについて説明する。まず、図8までのシーケンスでリーフ、ブランチおよびルートという各ノードのフラグの情報が設定されている。ステップS301では、これを元にしてそれぞれ分類する。各ノードにIDを与える作業としては、最初にIDの設定を行うことができるのはリーフからである。リーフ→ブランチ→ルートの順で若い番号（ノード番号＝0～）からIDの設定がなされていく。

【0046】ステップS302として、ネットワーク内に存在するリーフの数N（Nは自然数とする）を設定する。この後、ステップS303として各自リーフが、ルートに対してIDを与えるように要求する。この要求が複数ある場合には、ルートはステップS304としてアービトレーション（いずれか1つに調停する作業）を行う。ステップS305として、勝ったノード1つにID番号を与え、負けたノードには失敗の結果通知を行う。ステップS306としてID取得が失敗に終わったリーフは、再度ID要求を出し、同様の作業を繰り返す。

【0047】IDを取得できたリーフからステップS307として、そのノードのID情報をブロードキャストで全ノードに転送する。1ノードID情報のブロードキャストが終わると、ステップS308として残りのリーフの数が1つ減らされる。ここで、ステップS309として、この残りのリーフの数が1以上ある場合には、ステップS303のID要求の作業からを繰り返し行い、最終的にすべてのリーフがID情報をブロードキャストすると、ステップS309がN＝0となり、つぎはブランチのID設定に移る。

【0048】ブランチのID設定もリーフの場合と同様に行われる。すなわち、まずステップS310として、ネットワーク内に存在するブランチの数M（Mは自然数とする）を設定する。この後、ステップS311として各自ブランチがルートに対してIDを与えるように要求する。これに対してルートは、ステップS312としてアービトレーションを行い、勝ったブランチから順にリーフに与え終ったつぎの若い番号から与えていく。ステップS313として、ルートは要求を出したブランチにID情報または失敗結果を通知し、ステップS314としてID取得が失敗に終わったブランチは、再度ID要求を出し、同様の作業を繰り返す。

【0049】IDを取得できたブランチからステップS315として、そのノードのID情報をブロードキャストで全ノードに転送する。1ノードID情報のブロードキャストが終わると、ステップS316として残りのブランチの数が1つ減らされる。ここで、ステップS317として、この残りのブランチの数が1以上ある場合には、ステップS311のID要求の作業からを繰り返し行い、最終的にすべてのブランチがID情報をブロード

10

20

30

40

50

キャストするまで行われる。すべてのブランチがノードIDを取得するとステップS317はM=0となり、ブランチのID取得モードが終了する。

【0050】ここまでの工程が終了すると、最終的にID情報を取得していないノードはルートのみとなる。ルートのIDはステップS318として、与えていない番号で最も大きい番号を自分のID番号と設定し、つぎにステップS319としてルートのID情報をブロードキャストする。以上で、図9に示したように親子関係が決定した後、すべてのノードのIDが設定されるまでの手順が終了する。

【0051】つぎに、1例として図10に示した実際のネットワークにおける動作を説明する。図10の説明として、(ルート)ノードBの下位にはノードAとノードCが直接接続されており、さらにノードCの下位にはノードDが直接接続されている。また、ノードDの下位にはノードEとノードFが直接接続された階層構造になっている。かかる階層構造やルートノード、ノードIDを決定する手順を以下で説明する。

【0052】バスリセットがされた後、まず各ノードの接続状況を認識するために、各ノードの直接接続されているポート間において、親子関係の宣言がなされる。この親子とは親側が階層構造で上位となり、子側が下位となる。

【0053】図10ではバスリセットの後、最初に親子関係の宣言を行なったのはノードAである。基本的に1つのポートにのみ接続があるノード(リーフと呼ぶ)から親子関係の宣言を行なうことができる。これは自分には1ポートの接続のみということをもまず知ることができるので、これによりネットワークの端であることを認識し、その中で早く動作を行なったノードから親子関係が決定されていく。こうして親子関係の宣言を行なった側(A-B間ではノードA)のポートが子と設定され、相手側(ノードB)のポートが親と設定される。したがってノードA-B間では子-親、ノードE-D間で子-親、ノードF-D間で子-親という関係でそれぞれ決定される。

【0054】さらに1階層あがって、今度は複数個接続ポートを持つノード(ブランチと呼ぶ)のうち、他ノードからの親子関係の宣言を受けたものから順次、さらに上位に親子関係の宣言を行なっていく。図10ではまずノードDがD-E間、D-F間と親子関係が決定した後、ノードCに対する親子関係の宣言を行っており、その結果ノードD-C間で子-親と決定している。

【0055】ノードDからの親子関係の宣言を受けたノードCは、もう1つのポートに接続されているノードBに対して親子関係の宣言を行なっている。これによってノードC-B間で子-親と決定している。このようにして、図10のような階層構造が構成され、最終的に接続されているすべてのポートにおいて親となったノードB

が、ルートノードと決定された。ルートは1つのネットワーク構成中に1つしか存在しないものである。

【0056】なお、図10においてノードBがルートノードと決定された。これはノードAから親子関係宣言を受けたノードBが、他のノードに対して親子関係宣言を早いタイミングで行なっていれば、ルートノードは他ノードに移っていたこともあり得る。すなわち、伝達されるタイミングによってはどのノードもルートノードとなる可能性があり、また同一のネットワーク構成でもルートノードは一定とは限らない。

【0057】ルートノードが決定するとつぎに、各ノードIDを決定するモードに入る。ここではすべてのノードが、決定した自分のノードIDを他のすべてのノードに通知する(ブロードキャスト機能)。自己ID情報は、自分のノード番号、接続されている位置の情報、持っているポートの数、接続のあるポートの数、あるいは各ポートの親子関係の情報等を含んでいる。ノードID番号の割り振りの手順としては、まず1つのポートにのみ接続があるノード(リーフ)から起動することができ、この中から順にノード番号=0, 1, 2, ... と割り当てられる。

【0058】ノードIDを取得したノードは、そのノード番号を含む情報をブロードキャストで各ノードに送信する。これにより、そのID番号は『割り当て済み』であることが認識される。すべてのリーフが自己のノードIDを取得し終ると、つぎにブランチへ移り、リーフに引き続いてノードID番号が各ノードに割り当てられる。リーフの場合と同様に、ノードID番号が割り当てられたブランチから順次ノードID情報をブロードキャストし、最後にルートノードが自己ID情報をブロードキャストする。すなわち、常にルートは最大のノードID番号を所有するものである。上記のように階層構造全体のノードIDの割り当てが終わり、ネットワーク構成が再構築され、バスの初期化作業が完了する。

【0059】《アービトレーション》1394シリアルバスでは、データ転送に先立って必ずバス使用権のアービトレーション(調停)を行なう。1394シリアルバスは論理的なバス型ネットワークであり、つまり個別に接続された各機器が、転送された信号をそれぞれ中継することによってネットワーク内すべての機器に同一信号を伝えるようにする。このためパケットの衝突を防ぐためにアービトレーションが必要である。これによってある時間には、たった1つのノードのみ転送を行なうことができる。

【0060】図11は、かかるアービトレーションを説明するための図である。すなわち、図11(a)にバス使用要求時の様子を、また図11(b)にその要求に対するバス使用の可否の様子を示し、以下これを用いて説明する。アービトレーションが始まると、1つもしくは複数のノードが親ノードに向かって、それぞれバス使用

10

20

30

40

50

権の要求を発する。図11(a)において、ノードCとノードFがバス使用権の要求を発しているノードである。これを受けた親ノード(図11ではノードA)はさらに親ノードに向かって、バス使用権の要求を発する(中継する)。この要求は最終的に調停を行なうルートに届けられる。

【0061】バス使用要求を受けたルートノードは、どのノードにバスを使用させるかを定める。この調停作業はルートノードのみが行なえるものであり、調停によって勝ったノードにはバスの使用許可を与える。図11

(b)ではノードCに使用許可が与えられ、ノードFの使用は拒否されたことが示される。アービトレーションに負けたノードに対してはDP(Data Prefix)パケットを送り、拒否されたことを知らせる。拒否されたノードのバス使用要求は次のアービトレーションまで待たされる。上記のようにアービトレーションに勝ってバスの使用許可を得たノードは、以降データの転送を開始できる。

【0062】ここで、図12に示したフローチャートによりアービトレーションの一連の流れを説明する。ノードがデータ転送を開始することができるためには、バスがアイドル状態であることが必要である。先に行われていたデータ転送が終了して、現在バスが空き状態であることを認識するためには、各転送モードで個別に設定されている所定のアイドル時間ギャップ長(たとえば、サブアクション・ギャップ)を経過することにより、各ノードは自分の転送が開始可能であると判断する。

【0063】まず、ステップS401として、アシンクロナスデータ、アイソクロナスデータ等それぞれ転送するデータに応じた所定のギャップ長が得られたか判断する。所定のギャップ長が得られない限り、転送を開始するために必要なバス使用権の要求はできないので、所定のギャップ長が得られるまで待つ。

【0064】ステップS401で所定のギャップ長が得られたら、ステップS402として転送すべきデータがあるか判断する。データがある場合はステップS403として転送するためにバスを確保するようにバス使用権の要求をルートに対して発する。このときのバス使用権の要求を表す信号の伝達は、図11に示したようにネットワーク内の各機器を中継しながら、最終的にルートに届けられる。ステップS402で転送するデータがない場合は、そのまま待機する。

【0065】つぎにステップS404として、ステップS403のバス使用要求を1つ以上ルートが受信したら、ルートはステップS405として使用要求を出したノードの数を調べる。ステップS405での選択値がノード数=1(使用権要求を出したノードは1つ)だったら、そのノードに直後のバス使用許可が与えられることとなる。ステップS405での選択値がノード数>1

(使用要求を出したノードは複数)だったら、ルートは

ステップS406として使用許可を与えるノードを1つに決定する調停作業を行う。この調停作業は公平なものであり、毎回同じノードばかりが許可を得るようなことはなく、平等に権利を与えていくような構成となっている。

【0066】ステップS407として、ステップS406で使用要求を出した複数ノードの中からルートが調停して使用許可を得た1つのノードと、敗れたその他のノードに分ける選択を行う。ここで、調停されて使用許可を得た1つのノード、またはステップS405の選択値から使用要求ノード数=1で調停なしに使用許可を得たノードには、ステップS408として、ルートはそのノードに対して許可信号を送る。許可信号を得たノードは、受け取った直後に転送すべきデータ(パケット)を転送開始する。また、ステップS406の調停で敗れて、バス使用が許可されなかったノードにはステップS409としてルートから、アービトレーション失敗を示すDP(Data Prefix)パケットを送られ、これを受け取ったノードは再度転送を行うためのバス使用要求を出すため、ステップS401まで戻り、所定ギャップ長が得られるまで待機する。

【0067】《Asynchronous(非同期)転送》アシンクロナス転送(Async転送)は、非同期転送である。図13には、アシンクロナス転送における時間的な遷移状態が示される。図13の最初のサブアクション・ギャップは、バスのアイドル状態を示す。このアイドル時間が一定値になった時点で、転送を希望するノードはバスが使用できると判断して、バス獲得のためのアービトレーションを実行する。

【0068】アービトレーションでバスの使用許可を得ると、つぎにデータの転送がパケット形式で実行される。データ転送後、受信したノードは転送されたデータに対しての受信結果のack(受信確認用返送コード)をack gapという短いギャップの後、返送して応答するか、応答パケットを送ることによって転送が完了する。ackは4ビットの情報と4ビットのチェックサムからなる。またackは成功、ビジー状態およびペンディング状態等の情報を含み、すぐに送信元ノードに返送される。

【0069】つぎに図14は、アシンクロナス転送のパケットフォーマットの例を示している。パケットには、データ部と誤り訂正用のデータCRCの他にヘッダ部がある。そのヘッダ部には図14に示したように目的ノードID、ソースノードID、転送データ長さおよび各種コードなどが書き込まれ、転送が行なわれる。また、アシンクロナス転送は、自己ノードから相手ノードへの1対1の通信である。転送元ノードから転送されたパケットは、ネットワーク中の各ノードに行き渡るが、自分宛てのアドレス以外のものは無視されるので、宛先の1つのノードのみが読み込むことになる。

【0070】《Isochronous (同期) 転送》アイソクロナス転送 (Iso 転送) は、同期転送である。1394シリアルバスの最大の特徴であるともいえるアイソクロナス転送は、特にビデオ映像データや音声データといったマルチメディアデータなどのリアルタイムな転送を必要とするデータの転送に適した転送モードである。また、アシンクロナス転送が1対1の転送であるのに対し、このアイソクロナス転送はブロードキャスト機能によって、転送元の1つのノードから他のすべてのノードへ一様に転送される。

【0071】図15は、アイソクロナス転送における時間的な遷移状態を示している。アイソクロナス転送は、バス上一定時間毎に実行される。この時間間隔をアイソクロナスサイクルと呼ぶ。アイソクロナスサイクル時間は、125 μ sである。各サイクルの開始時間を示し、各ノードの時間調整を行なう役割を担っているのがサイクル・スタート・パケットである。サイクル・スタート・パケットを送信するのは、サイクルマスタと呼ばれるノードであり、1つ前のサイクル内の転送終了後に所定のアイドル期間 (サブアクションギャップ) を経た後、

本サイクルの開始を告げるサイクル・スタート・パケットを送信する。このサイクル・スタート・パケットの送信される時間間隔が125 μ sとなる。

【0072】また、図15においてチャンネルA、チャンネルBおよびチャンネルCと示したように1サイクル内に複数種のパケットがチャンネルIDをそれぞれ与えられることによって、区別して転送できる。これにより同時に複数ノード間でのリアルタイムな転送が可能であり、また受信するノードでは自分が欲しいチャンネルIDのデータのみを取り込む。このチャンネルIDは送信先のアドレスを表すものではなく、データに対する論理的な番号を与えているに過ぎない。したがって、あるパケットの送信は1つの送信元ノードから他のすべてのノードに行き渡るようにブロードキャストで転送される。

【0073】アイソクロナス転送のパケット送信に先立って、アシンクロナス転送と同様にアービトレーションが行われる。しかしながら、アシンクロナス転送のように1対1の通信ではないので、アイソクロナス転送にはack (受信確認用返信コード) は存在しない。また、図15に示したIso gap (アイソクロナスギャップ) は、アイソクロナス転送を行なう前にバスが空き状態であると認識するために必要なアイドル期間を表している。この所定のアイドル期間を経過すると、アイソクロナス転送を行ないたいノードはバスが空いていると判断し、これにより転送前のアービトレーションを行なうことができる。

【0074】つぎに図16は、アイソクロナス転送のパケットフォーマットの例を示している。各チャンネルに分かれた各種のパケットには、それぞれデータ部と誤り訂正用のデータCRCの他にヘッダ部がある。そのヘッダ

部には図16に示したような転送データ長やチャンネルNO、その他各種コードおよび誤り訂正用のヘッダCRCなどが書き込まれ、転送が行なわれる。

【0075】《バスサイクル》実際の1394シリアルバス上の転送では、アイソクロナス転送とアシンクロナス転送は混在することができる。図17は、その時にアイソクロナス転送とアシンクロナス転送が混在したバス上の転送状態の時間的な遷移の様子を表している。

【0076】アイソクロナス転送はアシンクロナス転送よりも優先して実行される。その理由は、サイクル・スタート・パケットの後、アシンクロナス転送を起動するために必要なアイドル期間のギャップ長 (サブアクションギャップ) よりも短いギャップ長 (アイソクロナスギャップ; Iso gap) で、アイソクロナス転送を起動できるからである。したがってアシンクロナス転送よりもアイソクロナス転送は優先して実行されることになる。

【0077】図17に示した一般的なバスサイクルにおいて、サイクル#mのスタート時にサイクル・スタート・パケットがサイクルマスタから各ノードに転送される。これにより各ノードで時刻調整を行ない、所定のアイドル期間 (Iso gap) を待ってからアイソクロナス転送を行なうべきノードはアービトレーションを行い、パケット転送に入る。図17ではチャンネルeとチャンネルsとチャンネルkが順にアイソクロナス転送されている。

【0078】このアービトレーションからパケット転送までの動作が、与えられているチャンネル分繰り返した後に、サイクル#mにおけるアイソクロナス転送がすべて終了することで、アシンクロナス転送を行うことができるようになる。アイドル時間がアシンクロナス転送が可能なサブアクションギャップに達することによって、アシンクロナス転送を行いたいノードはアービトレーションの実行に移れると判断する。ただし、アシンクロナス転送が行える期間は、アイソクロナス転送終了後から、つぎのサイクル・スタート・パケットを転送すべき時間 (cycle synch) までの間にアシンクロナス転送を起動するためのサブアクションギャップが得られた場合に限っている。

【0079】図17のサイクル#mでは3つのチャンネル分のアイソクロナス転送とその後アシンクロナス転送 (ackを含む) が2パケット (パケット1およびパケット2) 転送されている。このアシンクロナスパケット2の後は、サイクル#m+1をスタートすべき時間 (cycle synch) にいたるので、サイクル#mでの転送はここまでで終わる。

【0080】ただし、アシンクロナスまたはアイソクロナス転送動作中につぎのサイクル・スタート・パケットを送信すべき時間 (cycle synch) にいたったならば、無理に中断せずに、その転送が終了した後のアイドル期

間を待ってから次サイクルのサイクル・スタート・パケットを送信する。すなわち1つのサイクルが $125\mu s$ 以上続いたときは、次サイクルはその分だけ、基準の $125\mu s$ よりも短縮されたとする。つまりアイソクロナスサイクルは $125\mu s$ を基準に超過、短縮し得るものである。

【0081】なお、アイソクロナス転送はリアルタイム転送を維持するために毎サイクル必要であれば必ず実行される。アシンクロナス転送はサイクル時間が短縮されたことによって、つぎ以降のサイクルにまわされることもある。このような遅延情報も含めて、サイクルマスタによって管理される。

【0082】図18は、操作者のキー操作によって記録待機モードへの遷移が選択された場合のシステムコントロール部10の動作を示すフローチャートである。つぎに、図18を用いて記録待機モード時のシステムコントロール部10の制御動作を説明する。

【0083】システムコントロール部10は操作者のキー操作によって記録待機モードへの遷移が選択されると、ステップS01にて記録待機時間を計測するためにタイマ割込を許可する。

【0084】ここで、タイマ割込は任意の設定時間周期で割込が発生する。図19に示したように、この割込内のステップS31にてシャットダウンタイマをインクリメントする。

【0085】ついで、システムコントロール部10はステップS02にて記録開始キーを監視し、キー入力が出された場合にはステップS24にて記録待機モードから記録モードへの移行が設定される。この記録モードにてレコーダ制御部を制御することで、キャプスタンモータを起動し、記録ヘッドを介して記録媒体である磁気記録テープへの撮影画像データの記録が行われる。

【0086】このときステップS06にてタイマ割込を禁止し、シャットダウンタイマはクリアされる。またステップS03にてキー入力が出されなければ、シャットダウンタイマを監視する。このシャットダウンタイマの計測値が5分以内であると判定されれば処理をステップS02に戻す。一方、記録待機状態が5分以上維持されていることが判定されると、ステップS07で外部機器接続の有無を検出する。外部機器接続の有無は1394コネクタポート上のバイアス電圧の有無を検出することによって行われる。

【0087】外部機器の接続が検出された場合にはステップS55にて記録待機モードからSTOPモードへの移行が設定される。このSTOPモードにて電源供給部9を制御することでレコーダ制御部4への電源供給はOFFされ、ドラムモータは回転を停止する。一方、外部機器の接続が検出されなければステップS05にて記録待機モードから電源シャットダウンモードへの移行が設定され、この電源シャットダウンモードにて電源供給部

9を制御することで、カメラ制御部2、信号処理部3、レコーダ制御部4、デジタルI/F部8への電源供給がOFFされる。このときステップS06にてタイマ割込を禁止、シャットダウンタイマはクリアされ、以上一連の処理により、記録待機中の省電力およびテープ磨耗防止システムの処理を完了する。

【0088】以上説明したようにこの実施形態によれば、装置の記録待機状態から所定期間を経過した時点でデジタルI/F部にて外部機器の接続が検出された場合には、シャットダウン処理を行わず、ストップモードに移行するようにしたので、タイマシャットダウン時にネットワーク上にて発生するバスリセット処理を回避することが可能となる。

【0089】(第2の実施形態) 第2の実施形態において、図1に示した第1の実施形態の撮像装置の場合と実質的に同様な制御システムによって実現される。図20は、操作者のキー操作によって記録待機モードへの遷移が選択された場合のシステムコントロール部10の動作を示すフローチャートである。つぎに、図20を用いて記録待機モード時のシステムコントロール部10の制御動作を説明する。

【0090】システムコントロール部10は操作者のキー操作によって記録待機モードへの遷移が選択されると、ステップS01にて記録待機時間を計測するためにタイマ割込を許可する。タイマ割込は任意の設定時間周期で割込が発生し、図19に示した場合と同様に割込内のステップS31にてシャットダウンタイマをインクリメントする。

【0091】ついで、システムコントロール部10はステップS02にて記録開始キーを監視し、キー入力が出された場合にはステップS24にて記録待機モードから記録モードへの移行が設定される。この記録モードにてレコーダ制御部を制御することで、キャプスタンモータを起動し、記録ヘッドを介して記録媒体である磁気記録テープへのデジタル画像データの記録が行われる。

【0092】このときステップS06にてタイマ割込を禁止、シャットダウンタイマはクリアされる。またステップS03にてキー入力が出されなければ、シャットダウンタイマを監視し、このシャットダウンタイマの計測値から記録待機時間が5分以内であることが判定されると処理をステップS02に戻す。一方、記録待機状態が5分以上維持されていることが判定されると、ステップS07にて外部機器接続の有無を検出する。

【0093】外部機器の接続が検出された場合にはステップS55にて記録待機モードからパワーセーブモードへの移行が設定される。このパワーセーブモードにて電源供給部9を制御することでカメラ制御部2、信号処理部3、レコーダ制御部4への電源供給はOFFされる。デジタルI/F部8ではデジタル画像データの出力を中止しネットワーク構成を維持するためのバスリセット監

10

20

30

40

50

視処理のみを行う。一方、外部機器の接続が検出されなければステップS05にて記録待機モードから電源シャットダウンモードへの移行が設定され、この電源シャットダウンモードにて電源供給部9を制御することで、カメラ制御部2、信号処理部3、レコーダ制御部4、デジタルI/F部への電源供給がOFFされる。このときステップS06にてタイマ割込を禁止、シャットダウンタイマはクリアされ、以上一連の処理により、記録待機中の省電力およびテープ磨耗防止システムの処理を完了する。

【0094】なお、本発明の第2の実施形態は、デジタルI/F部8として本発明の第1の実施形態のデジタルI/F部8として採用されるIEEE1394シリアルバス方式を採用しても実現可能である。

【0095】以上説明したようにこの実施形態によれば、装置の記録待機状態から所定期間を経過した時点でデジタルI/F部にて外部機器の接続が検出された場合には、デジタルI/F部への電源供給はシャットダウンせず引き続きインタフェース処理を行うようにしたので、タイマシャットダウン時にネットワーク上にて発生するバスリセット処理を回避することが可能となる。

【0096】(第3の実施形態)図21は、本発明の第3の実施形態を適用したデジタルI/F機能を搭載するカメラ一体型VTR装置の要部を示すブロック図である。図1と同一符号で示した本発明の第1の実施形態に係る制御システムに対してデジタルI/F部8にメモリ部11を付加した構成となっている。デジタルI/F部8はメモリ部11に格納された警告データを取り込み、デジタル画像データとミックスし出力する機能を有している。ただし、メモリ部11に書き込まれる警告データとしてシャットダウン要求もしくはモード遷移要求あるいはテープ磨耗警告等、自由な設定が可能となっている。

【0097】図22は、操作者のキー操作によって記録待機モードへの遷移が選択された場合のシステムコントロール部10の動作を示すフローチャートである。つぎに、図22を用いて記録待機モード時のシステムコントロール部10の制御動作を説明する。

【0098】システムコントロール部10は操作者のキー操作によって記録待機モードへの遷移が選択されると、ステップS01にて記録待機時間を計測するためにタイマ割込を許可する。タイマ割込は任意の設定時間周期で割込が発生し、図19に示した場合と同様に割込内のステップS31にてシャットダウンタイマをインクリメントする。

【0099】ついで、システムコントロール部10はステップS02にて記録開始キーを監視し、キー入力が出された場合にはステップS24にて記録待機モードから記録モードへの移行が設定される。この記録モードにてレコーダ制御部を制御することで、キャプスタンモ

タを起動し、記録ヘッドを介して記録媒体である磁気記録テープへのデジタル画像データの記録が行われる。

【0100】このときステップS06にてタイマ割込を禁止、シャットダウンタイマはクリアされる。またステップS03にてキー入力が出されなければ、シャットダウンタイマを監視し、このシャットダウンタイマの計測値から記録待機時間が5分以内であることが判定されると処理をステップS02に戻す。一方、記録待機状態が5分以上維持されていることが判定されると、ステップS07にて外部機器接続の有無を検出する。

【0101】外部機器の接続が検出された場合にはステップS65にてメッセージ出力が選択され、信号処理部3にてメモリ部11に格納された警告データの取込みとデジタル画像データとのミックスが行われる。このときステップS06にてタイマ割込を禁止し、シャットダウンタイマはクリアされ、以上一連の処理により、記録待機中の省電力およびテープ磨耗防止システムの処理を完了する。

【0102】以上説明したようにこの実施形態によれば、装置の記録待機状態から所定期間を経過した時点でデジタルI/F部にて外部機器の接続が検出された場合には、シャットダウン処理を行わず、警告メッセージを出力するようにしたので、タイマシャットダウン時にネットワーク上にて発生するバスリセット処理を回避することが可能となる。

【0103】なお、本発明の第3の実施形態は、デジタルI/F部8として本発明の第1の実施形態のデジタルI/F部8として採用されるIEEE1394シリアルバス方式を採用しても実現可能である。

【0104】

【発明の効果】以上説明したように本発明によれば、複数の外部機器と接続してネットワークを構成し得る信号処理装置において、装置の作動待機状態において、少なくとも外部機器との接続が検出された場合には電源のシャットダウンを規制し、ネットワークのバスリセットが制限されるようにしたことにより、記録待機状態でインタフェースにて本体と外部機器との接続されている場合に良好なシステム構築を実現することができる。

【図面の簡単な説明】

【図1】本発明の第1および第2の実施形態における撮像装置の要部を示すブロック図である。

【図2】1394シリアルバスを用いて構成されるネットワークシステムの一例を示す図である。

【図3】1394シリアルバスの構成要素を示す図である。

【図4】1394シリアルバスにおけるアドレス空間を示す図である。

【図5】1394シリアルバスのケーブルの断面図である。

【図6】データ転送フォーマットのDS-Link符号

化方式を説明する図である。

【図7】バスリセットからノードID決定までの一般的なシーケンスを示すフローチャートである。

【図8】バスリセットからノードID決定までの一般的なシーケンスを示すフローチャートである。

【図9】バスリセットからノードID決定までの一般的なシーケンスを示すフローチャートである。

【図10】ノードID決定のシーケンスを説明するための図である。

【図11】アービトレーションを説明するための図である。 10

【図12】アービトレーションを説明するためのフローチャートである。

【図13】アシンクロナス転送を説明するための図である。

【図14】アシンクロナス転送の packets フォーマットの例を示す図である。

【図15】アイソクロナス転送を説明するための図である。

【図16】アイソクロナス転送の packets フォーマットの例を示す図である。 20

【図17】アイソクロナス転送とアシンクロナス転送が混在する場合を説明するための図である。

【図18】本発明の第1の実施形態における撮像装置を制御するシステムコントロール部の動作を示すフローチャートである。

【図19】タイマ割込工程を説明するフローチャートである。

【図20】本発明の第2の実施形態における撮像装置を制御するシステムコントロール部の動作を示すフローチャートである。

【図21】本発明の第3の実施形態における撮像装置の要部を示すブロック図である。

【図22】本発明の第3の実施形態における撮像装置を制御するシステムコントロール部の動作を示すフローチャートである。

【図23】従来の撮像装置の要部を示すブロック図である。

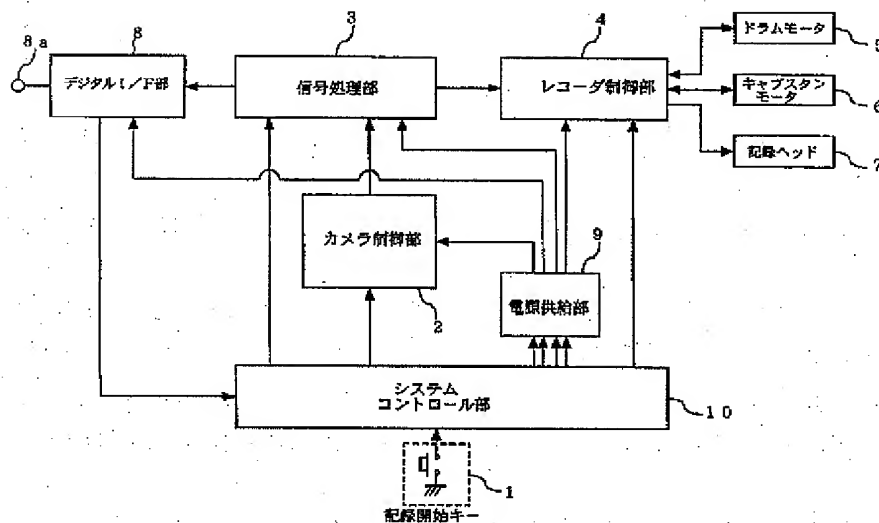
【図24】従来の撮像装置を制御するシステムコントロール部の動作を示すフローチャートである。

【図25】従来の撮像装置のタイマ割込工程を説明するフローチャートである。

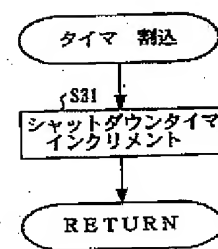
【符号の説明】

- 1 記録開始キー
- 2 カメラ制御部
- 3 信号処理部
- 4 レコーダ制御部
- 5 ドラムモータ
- 6 キャプスタンモータ
- 7 記録ヘッド
- 8 デジタル I/F 部
- 8 a 端子
- 9 電源供給部
- 10 システムコントロール部
- 11 メモリ部

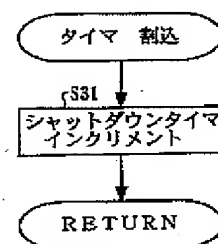
【図1】



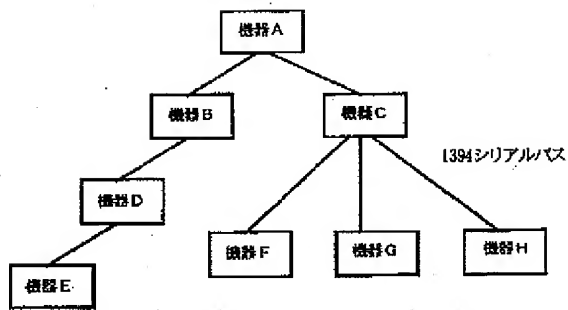
【図19】



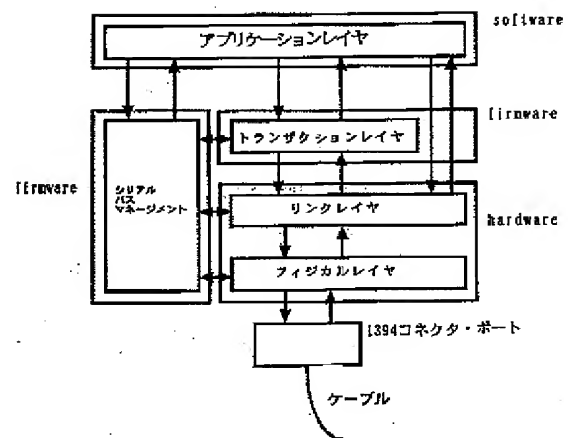
【図25】



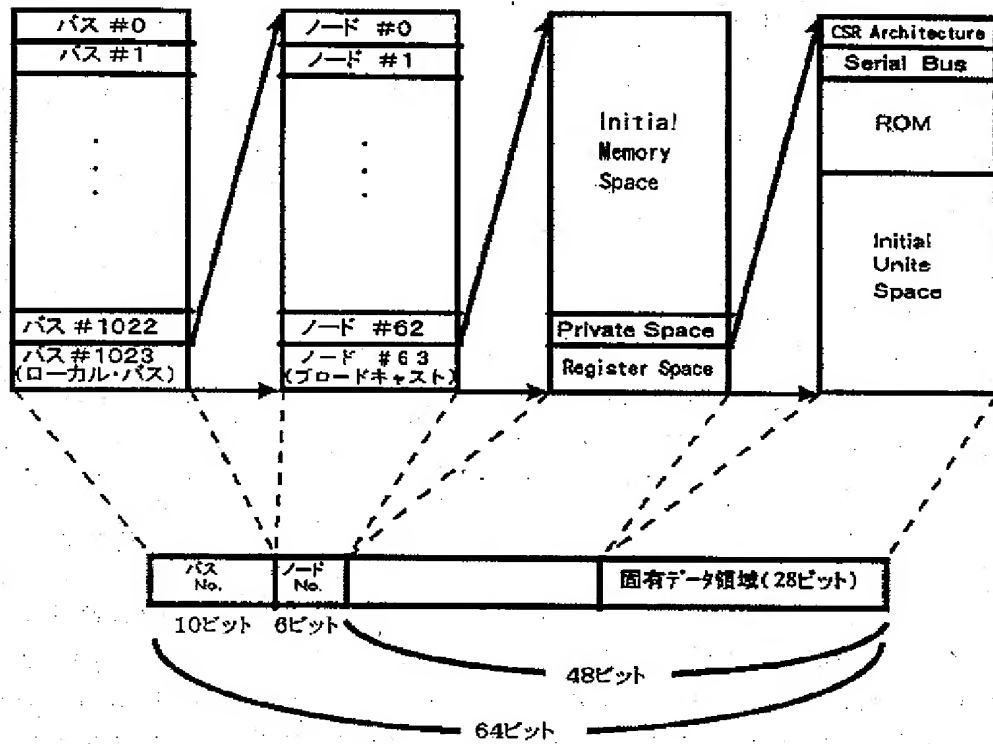
【図2】



【図3】



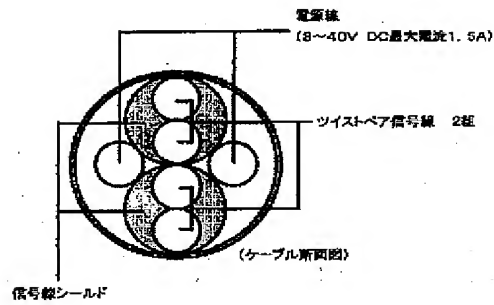
【図4】



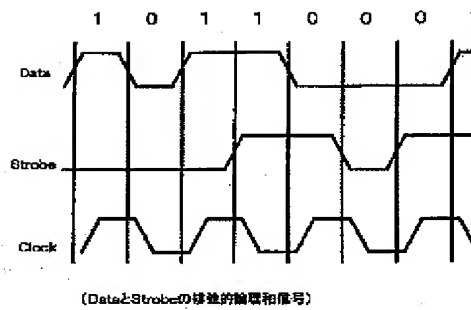
【図13】



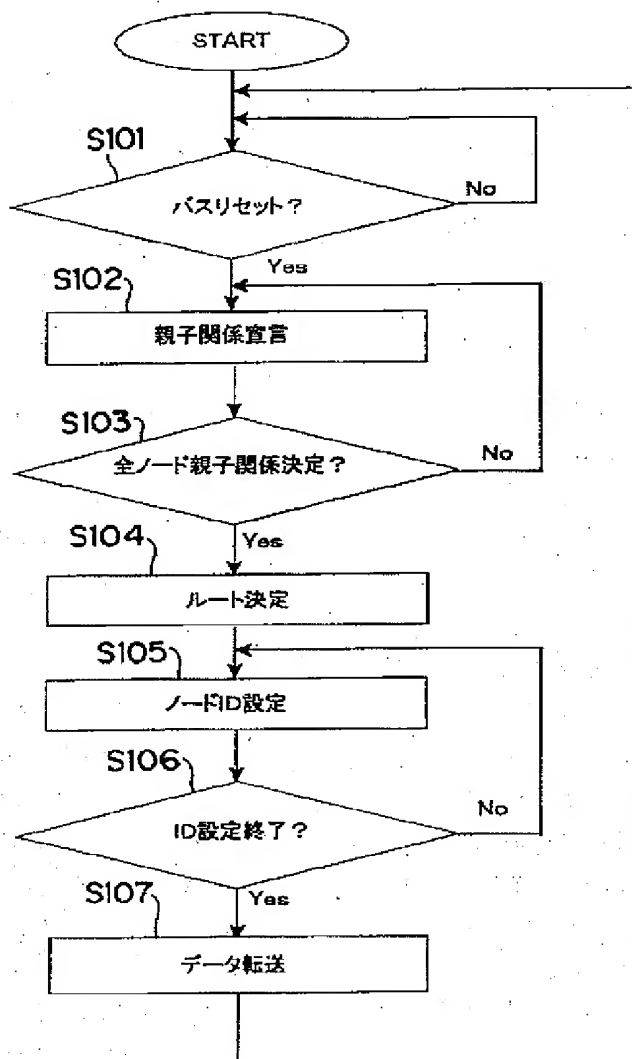
【図5】



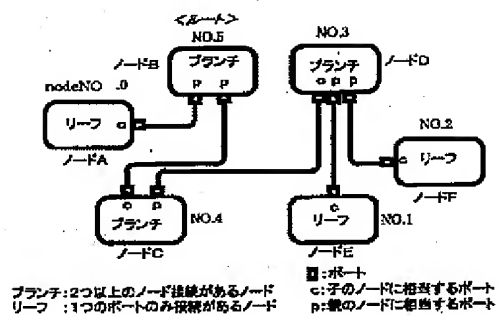
【図6】



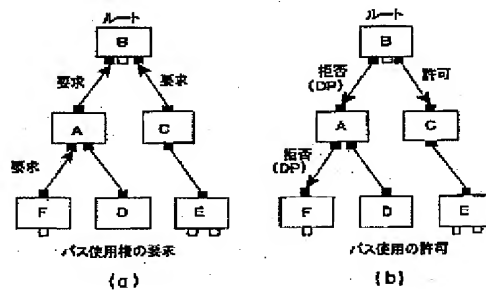
【図7】



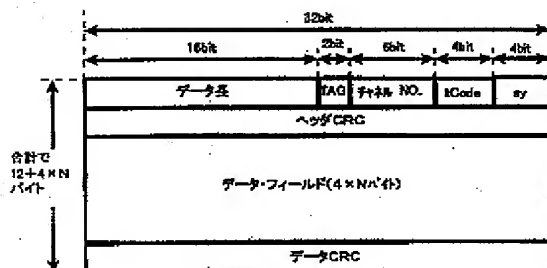
【図10】



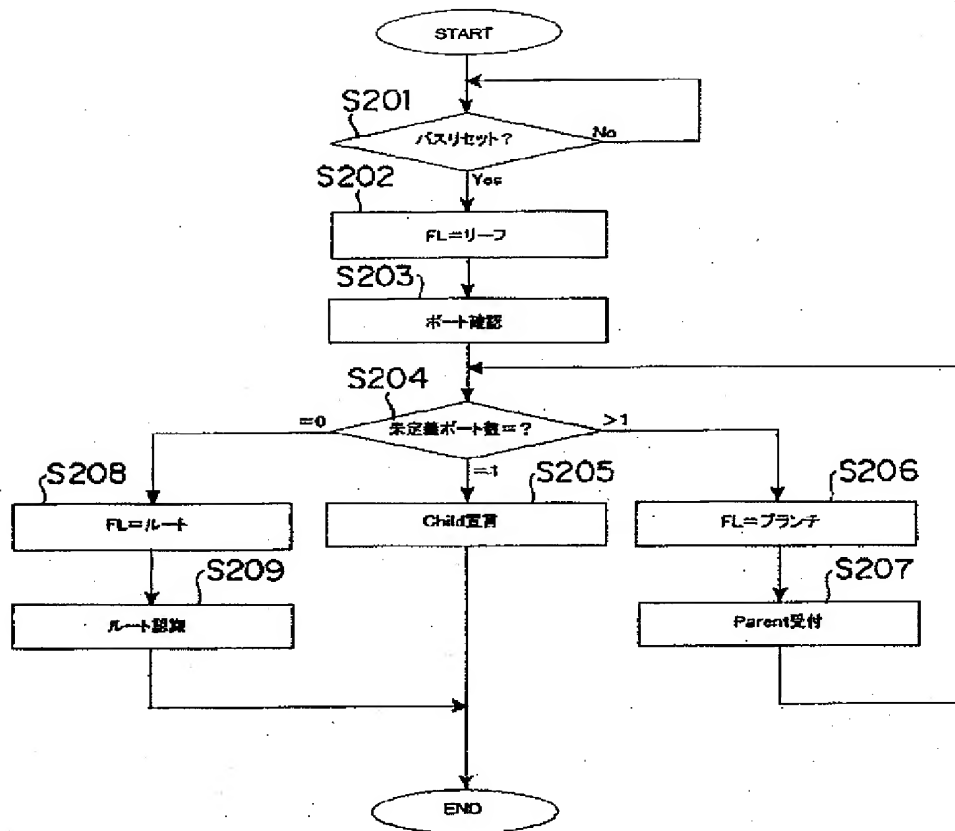
【図11】



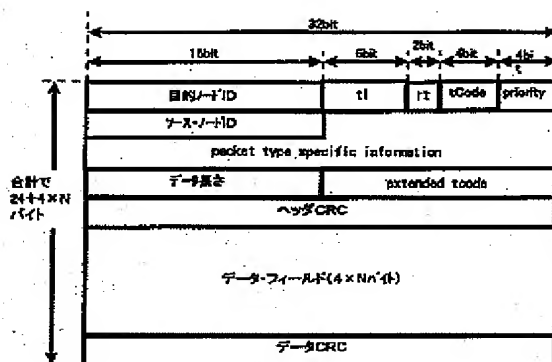
【図16】



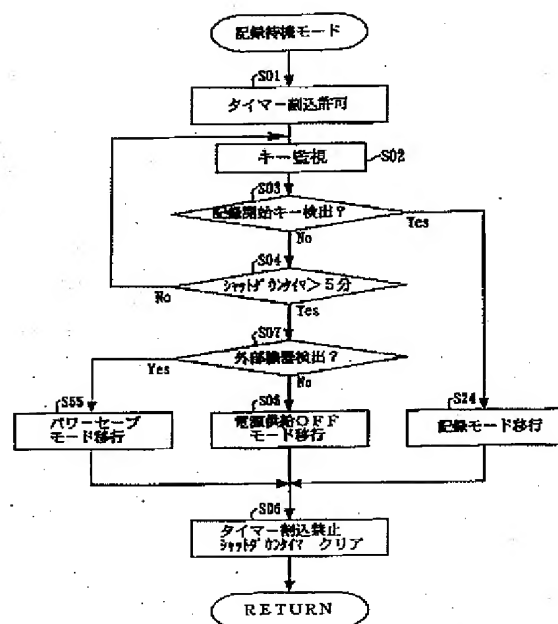
【図8】



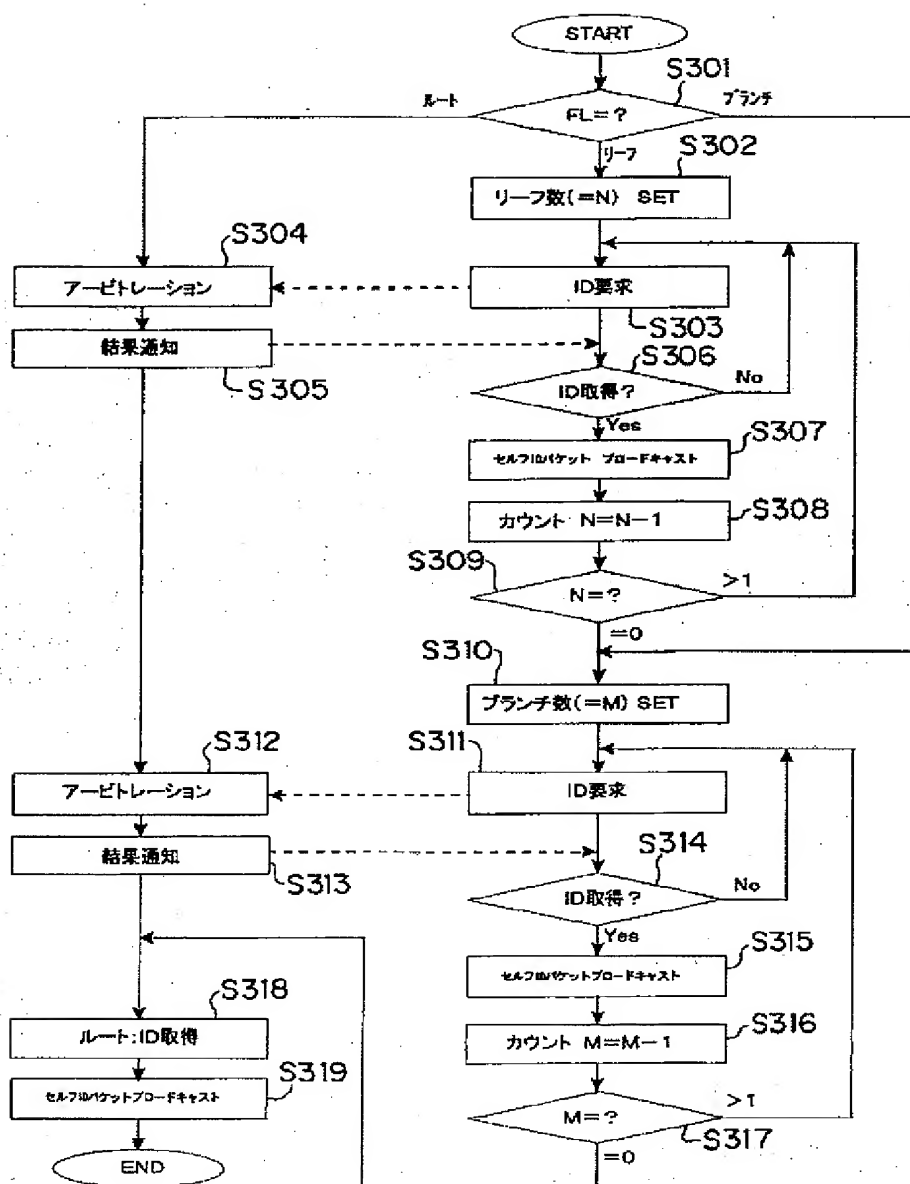
【図14】



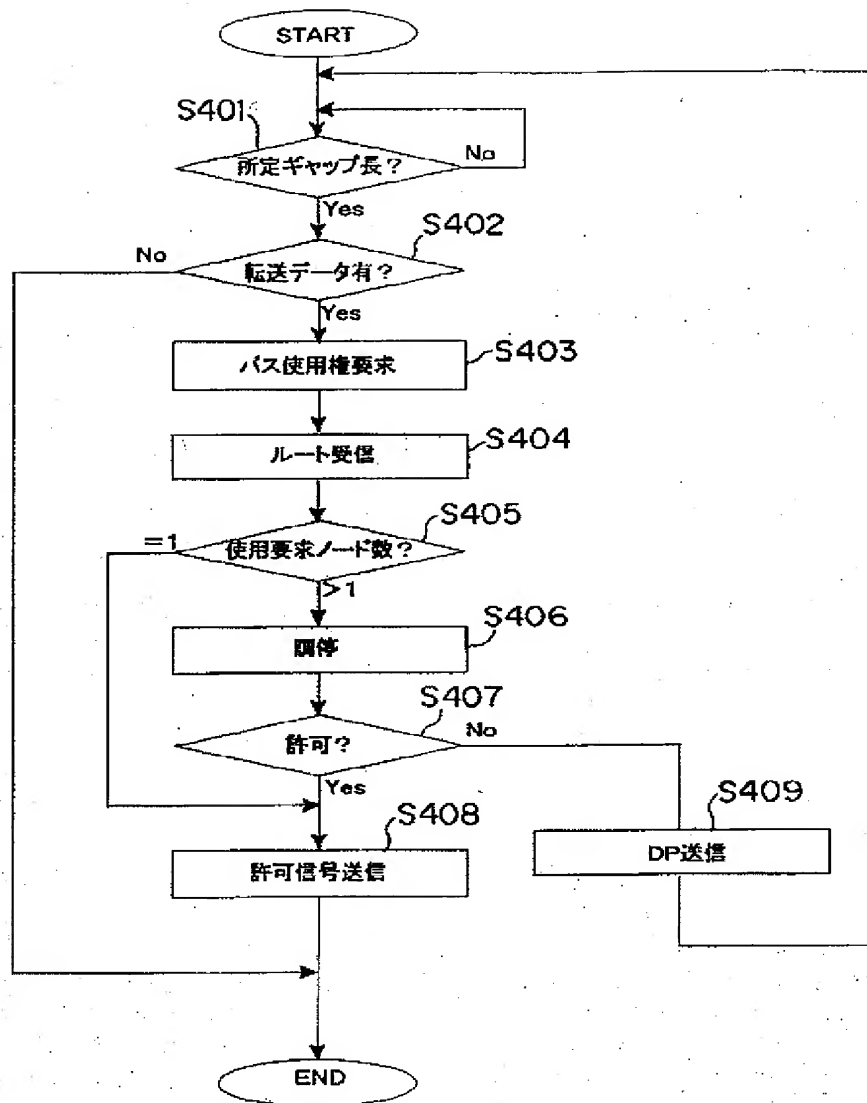
【図20】



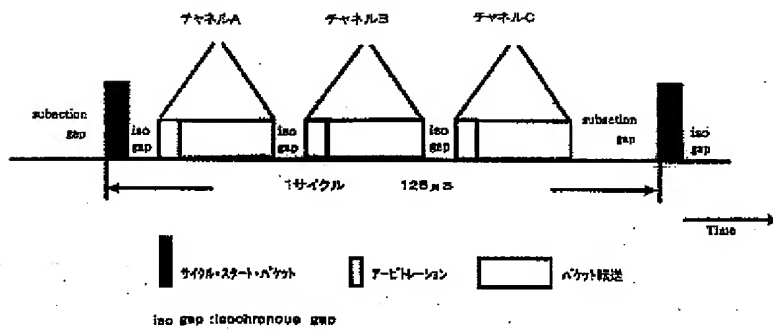
【図9】



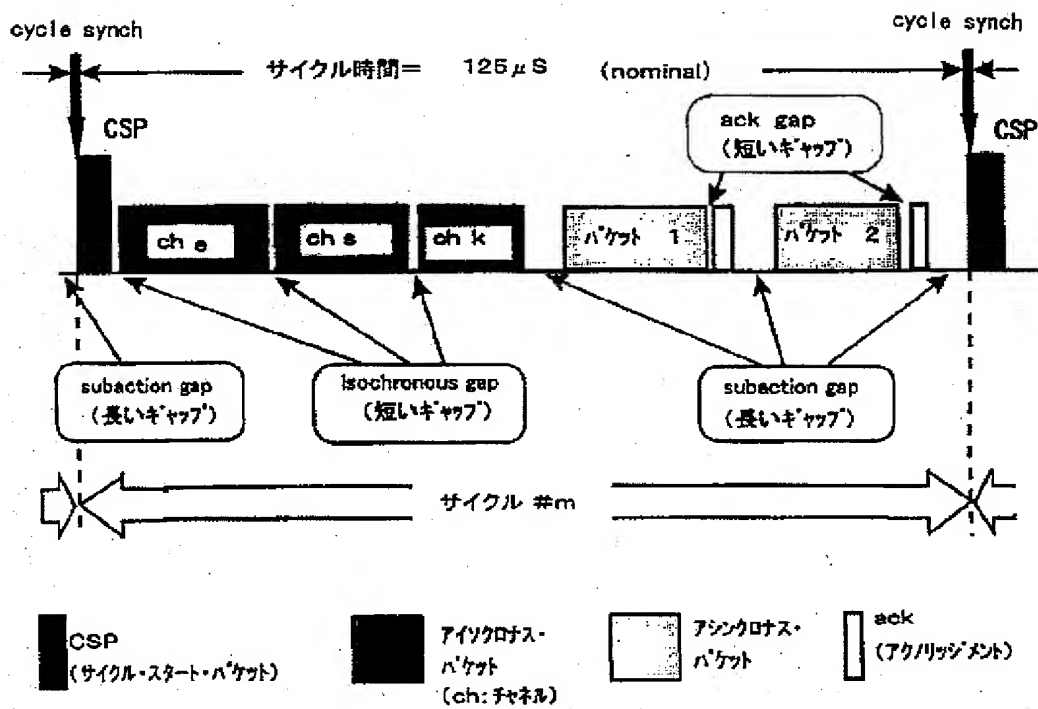
【図12】



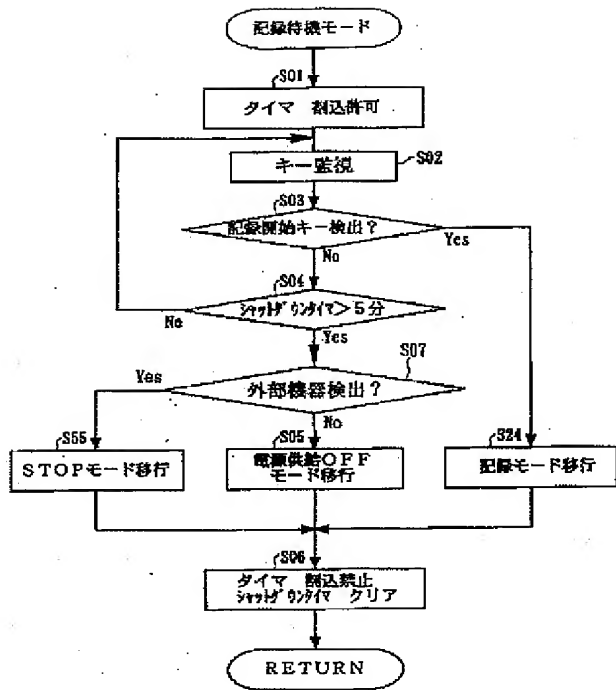
【図15】



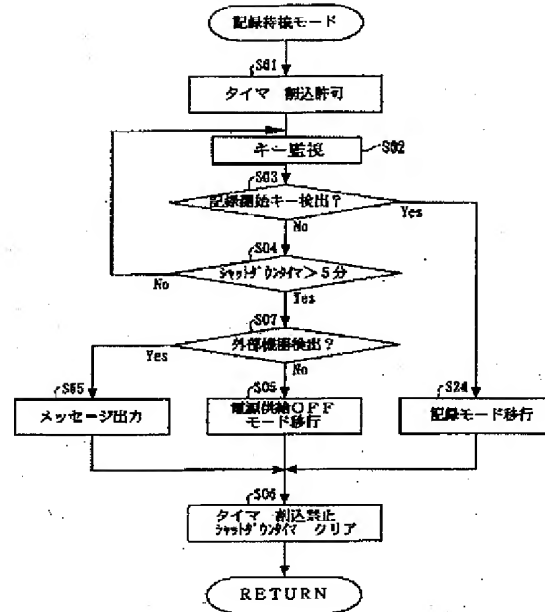
【図17】



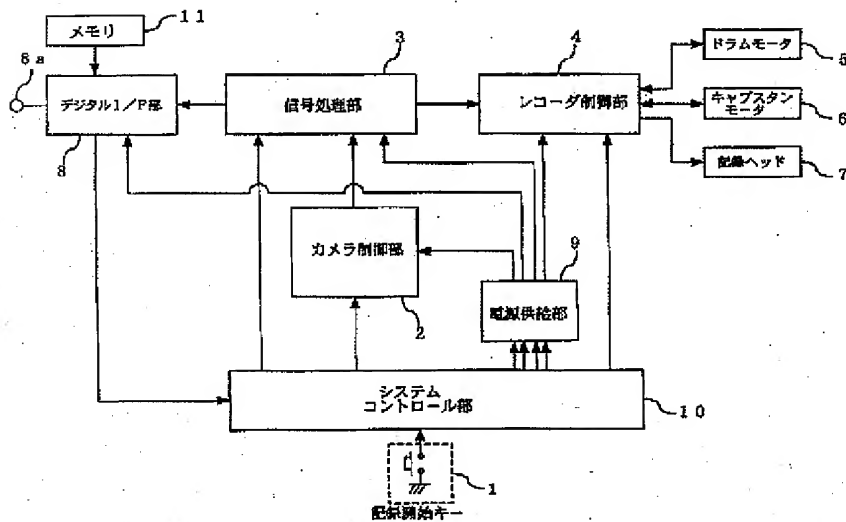
【図18】



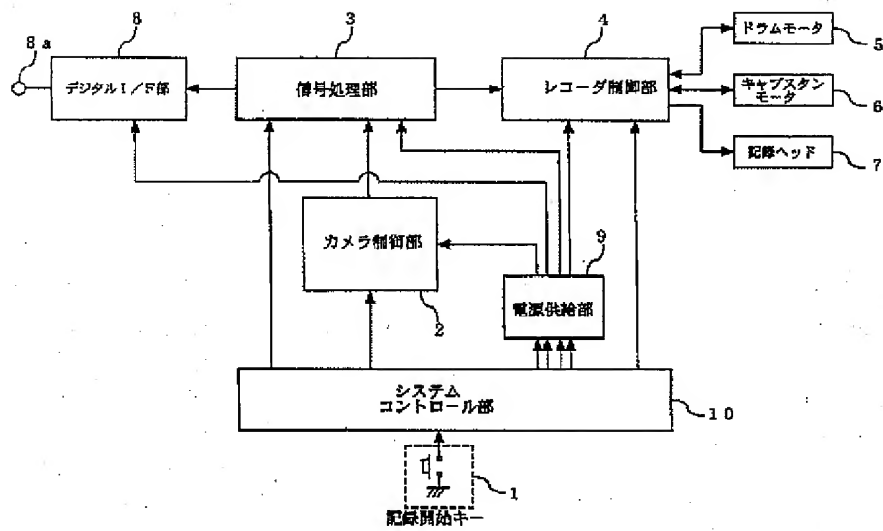
【図22】



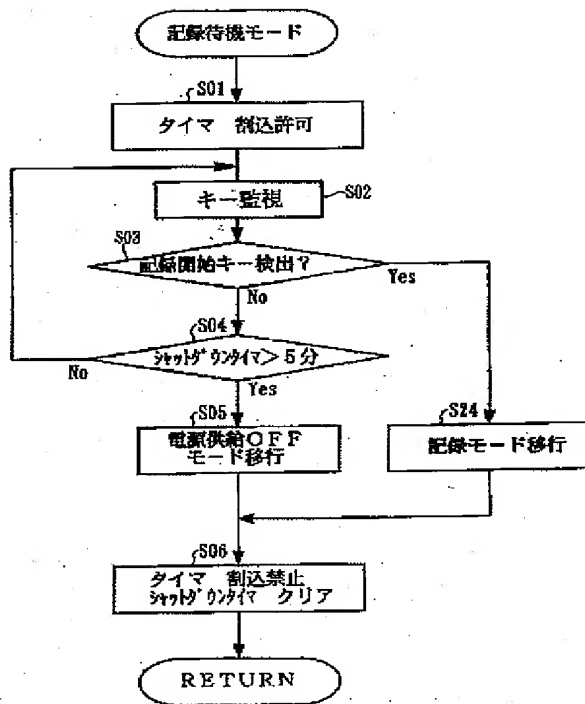
【図21】



【図23】



【図24】



フロントページの続き

(51) Int. Cl. 7

識別記号

F I

テーマコード (参考)

H O 4 N 5/782

K

5/91

L

F ターム (参考) 5B011 DB22 EA10 FF04 KK02 MB16

5B054 AA08 AA11 BB11 CC10

5C018 FA00 FA02 FB01 HA12

5C053 FA22 JA30 KA24 LA01 LA15 10

* NOTICES *

4

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the signal processor containing image pick-up equipments, such as camcorder/movie equipment carrying the interface which outputs a signal to an external instrument, or such equipment.

[0002]

[Description of the Prior Art] In the condition that a recording head draws the same locus on a record tape, and is standing by like a record standby condition for example, in camcorder/movie equipment as one example of conventional image pick-up equipment, there is the need of avoiding wear of the record tape by contact to a recording head. Moreover, the system construction which realizes power saving and tape wear prevention from the need of suppressing consumption of the dc-battery which is a power unit to the minimum is made.

[0003] Drawing 23 is the block diagram showing the important section of the control system of conventional camcorder/movie equipment. The recording start key prepared in drawing 23 in order that, as for 1, an operator might choose a recording start, The camera-control section which incorporates image information when 2 controls the lens unit which is not illustrated, The signal-processing section which 3 makes image information obtained from the camera-control section 2 digital image data, and carries out coding transform processing, 4 controls the drum motor 5 and the capstan motor 6, and a recording head 7. The recorder control section which records the digital image data by which coding transform processing was carried out in the signal-processing section 3 on the magnetic-recording tape (not shown) which is a record medium, 8 possesses connection terminal 8a in the digital I/F section for outputting the digital image data by which coding transform processing

was carried out in the signal-processing section 3 to an external device. [0004] The current supply section to which 9 carries out current supply to a circumference block, and 10 are the system-control sections which control the camera-control section 2, the signal-processing section 3, the recorder control section 4, the digital I/F section 8, and the current supply section 9 according to the mode-of-operation selection information obtained from the recording start key 1 which is the key input section.

[0005] Drawing 24 is a flow chart which shows actuation of the system-control section 10 when the transition to a record standby mode is chosen by an operator's key stroke. Here, the control action of the system-control section 10 at the time of a record standby mode is explained using drawing 24 . However, a record standby mode means that it is the mode in which it stands by after it is in the same condition at the time of a recording mode and the condition as the time of a recording mode (it is a roll control at the same rotational frequency as a recording mode) that only the drum motor 5 of a recorder control section is the same, the capstan motor 6, and the recording head 7 have turned OFF the camera-control section 2 and the signal-processing section 3.

[0006] If the transition to a record standby mode is chosen by an operator's key stroke, the system-control section 10 will permit a timer interruption, in order to measure a record standby time at step S01.

[0007] An interrupt generates a timer interruption the setup-time period of arbitration. As shown in drawing 25 , a shutdown timer is incremented at step S31 in an interrupt. Subsequently, the system-control section 10 supervises a recording start key at step S02, and when a key input is detected at step S03, the shift to a recording mode from a record standby mode is set up at step S24. By controlling a recorder control section by this recording mode, a capstan motor is started and record of the photography image data to the magnetic-recording tape which is a record medium is performed through a recording head.

[0008] At this time, a timer interruption is forbidden at step S06, and a shutdown timer is cleared. Moreover, if a key input is not detected at step S03, a shutdown timer is supervised, and if judged with the measurement value of this shutdown timer being less than 5 minutes, processing will be returned to step S02. On the other hand, a judgment of that the record standby condition is maintained 5 minutes or more sets up the shift to power-source shutdown mode from a record standby mode at step S05. By controlling the current supply section 9 in this power-source shutdown mode, the current supply to the camera-

control section 2, the signal-processing section 3, the recorder control section 4, and the digital I/F section 8 is turned off. At this time, prohibition and a shutdown timer are cleared at step S06, and actuation of power saving and a tape wear prevention system completes a timer interruption by processing of an above single string.

[0009]

[Problem(s) to be Solved by the Invention] There is specification called the IEEE1394-1995 serial bus (following, IEEE1394) carried widely to camcorder/movie equipment as a digital interface for outputting digital image data to an external device. The interconnection cable of IEEE1394 consists of 2 sets of twisted pair signal lines (it is also possible to carry out addition setting out of the power-source line). In order that the communication system may control the communication link on ID information on the proper beforehand set up in order that each device might make each other identifiable (unique ID), and a network, ID information called Node ID (physical address) to each device is set up.

[0010] This node ID is again set up to each device, when bus reset starts the bus which constitutes a network (i.e., when the processing actuation for recognizing a network configuration automatically by detecting a power up, addition of the device on a network, deletion or the reset command from each device, etc. arises). And network reconstruction is performed by this resetting.

[0011] Therefore, when this digital I/F section is connected with the external instrument for the digital I/F section 8 which is the conventional component mentioned above based on IEEE1394 specification, When the compulsive shutdown from a record standby condition occurs by the body of a record regenerative apparatus In order to reconfigure a network, bus reset occurred, and there was a trouble that interface processing of all the devices that therefore exist on a network will be interrupted on an interface network.

[0012] This invention aims at offering the signal processor and image pick-up equipment which can make a system construction good when [of a body and an external instrument] connecting with a digital interface in the state of record standby in view of this actual condition.

[0013]

[Means for Solving the Problem] Invention which relates to claim 1 in order to solve the above-mentioned trouble is the signal processor which connects with two or more external instruments, and can constitute a network, and in the actuation standby condition of equipment, when connection with an external instrument is detected at least, it regulates the shutdown of a power source, and it is

characterized by restricting network bus reset.

[0014] Moreover, a signal-processing means by which invention concerning claim 2 carries out generation processing of the predetermined signal, An interface means to output the signal outputted from a signal-processing means to an external instrument, A detection means to detect connection with the external instrument of an interface means, and a counter means, If it **** and a counter means counts a predetermined number in an actuation standby mode when it changes from an actuation standby mode to a stop or power save mode when connection with an external instrument is detected by the detection means, and connection with 4s external instruments is not detected by the detection means, it is characterized by changing in power-source shutdown mode from an actuation standby mode.

[0015] Moreover, a picture signal processing means by which invention concerning claim 3 carries out generation processing of the image information, An interface means to output the signal outputted from a picture signal processing means to an external instrument, It is image pick-up equipment which has a detection means to detect connection with the external instrument of an interface means. It is characterized by changing according to a connection condition with an external instrument to the 3rd operating mode which intercepts the power source over the 2nd operating mode or equipment made to stop a picture signal processing means selectively from the 1st operating mode which stands by actuation of a picture signal processing means.

[0016] moreover, invention concerning claim 4 is characterized by changing from the 1st operating mode to the 3rd operating mode, when it changes from the 1st operating mode to the 2nd operating mode when connection with an external instrument is detected by the detection means in the 1st operating mode, and connection with 4s external instruments is not detected by the detection means.

[0017] Moreover, if it has a counter means and this counter means counts a predetermined number in the 1st operating mode, invention concerning claim 5 will be characterized by changing from the 1st operating mode to the 3rd operating mode, when it changes from the 1st operating mode to the 2nd operating mode when connection with an external instrument is detected by the detection means, and connection with an external instrument is not detected by the detection means.

[0018] Moreover, invention concerning claim 5 is characterized by including the camera-control section, the signal-processing section, and a recorder control section as a picture signal processing means.

[0019]

[Embodiment of the Invention] Hereafter, the gestalt of suitable operation of this invention is explained based on a drawing.

(1st operation gestalt) Drawing 1 is the block diagram showing the important section of camcorder/movie equipment in which digital I / feed function which applied the 1st operation gestalt of this invention were carried. It has the composition of having set additionally the function to detect a connection situation with an external instrument in the digital I/F section 8 to the conventional control system shown in drawing 23 , and the function which outputs this detection result to the system-control section 10.

[0020] Moreover, this operation gestalt is realized with the configuration which adopts the serial bus architecture based on IEEE1394 specification as the digital I/F section 8. IEEE1394 specification is explained beforehand first here.

Outline>>> of the technique of <<IEEE1394 The support at the time of being real time and carrying out data transfer of a video data, the audio data, etc. for high amount of information is needed with the appearance of home digital VTR or DVD. In order to transmit such a video data and audio data on real time and to transmit to the digital instrument of incorporating in a personal computer (PC) ****, or others, the interface equipped with the required transfer facility in which a high-speed-data transfer is possible is needed. The interface developed from these viewpoints is IEEE1394 -1995 (High Performance Serial Bus) (following and 1394 serial bus).

[0021] Drawing 2 shows the example of the network system constituted using a 1394 serial bus. This system is equipped with Devices A, B, C, D, E, F, G, and H. It connects with the twisted-pair cable of a 1394 serial bus, respectively between device A-B, between device A-C, between device B-D, between device D-E, between device C-F, between device C-G, and between device C-H. As an example of these device A-H, you may be PC, digital VTR, DVD, a digital camera, a hard disk, or a monitor.

[0022] The connection type between each device enables mixture of a daisy chain method and node multipoint system, and high connection of a degree of freedom is possible for it. Moreover, each device has ID of a proper each one, and when each recognizes each other, it constitutes one network in the range connected by 1394 serial bus. Sequential connection of between each digital instrument is only made with one 1394 serial bus cable, respectively, and each device performs the role of junction and constitutes one network as a whole. Moreover, Plug which is the description of a 1394 serial bus & When a cable is connected to a device by the Play function, it has the function to recognize recognition,

a connection situation, etc. of a device automatically.

[0023] Moreover, in a system as shown in drawing 2 , a certain device is deleted from a network, or it is newly added. In such a case, after performing bus reset automatically and resetting the network configuration till then, reconstruction of a new network is performed. By this function, the configuration of that occasional network can always be set up and recognized.

[0024] Moreover, as a data transfer rate, it has the rate of 100/200/400Mbps, and a device with the transfer rate of a high order supports a low-ranking transfer rate, and transposition is taken. There is isochronous transfer mode which transmits synchronous data (isochronous (Isochronous) data), such as asynchronous transfer mode which transmits asynchronous data (asynchronous (Asynchronous) data), such as a control signal, and a real time video data, audio data, as data transfer mode. a transfer of the cycle-start packet (CSP) this asynchronous data and isochronous data indicate cycle initiation to be in each cycle (usually -- coming out -- 1 cycle 125microsecond) -- then, it is intermingled and transmitted within a cycle, giving priority to an isochronous data transfer.

[0025] Drawing 3 shows the component of a 1394 serial bus below. The 1394 serial bus consists of layer (hierarchy) structures as a whole. As shown in drawing 3 , a hard thing is the cable of a 1394 serial bus, and there is a connector port where the connector of the cable is connected. There are a physical layer and a link layer as hardware on it.

[0026] The hardware section is the part of a substantial interface chip, among those a physical layer performs coding, connector-related control, etc. Moreover, a link layer performs packet transfer, control of the cycle time, etc. The transaction layer of the firmware section manages the data which should be transmitted (transaction), and issues the instruction of Read, Write, etc. Serial bus management is a part which performs management of the connection situation of each device connected, or ID, and manages a network configuration.

[0027] Even this hardware and firmware are the configuration of the 1394 serial bus on parenchyma. Moreover, the application layers of the software section are how data are carried on an interface by changing with software to be used, and a part to specify. For example, it is prescribed by protocols, such as AV protocol. The above is the configuration of a 1394 serial bus.

[0028] Drawing 4 shows the address space in a 1394 serial bus below. 64 bit addresses of each node proper are surely given to each device (node) connected to the 1394 serial bus. And by storing this address in

ROM, the node address of itself's or a partner can always be recognized and the communication link which specified the partner can also be performed. Addressing of a 1394 serial bus is a method according to IEEE1212 specification. 10 bits of the beginning are used for assignment of the number of a bus, and, as for address selection, the following 6 bits are used for assignment of a node ID number. The remaining 48 bits become the address width of face given to the device, and can be used as an address space of a proper, respectively. 28 bits of the last store discernment of each device, the information on assignment of a service condition, etc. as a field of proper data. The above is the outline of the technique of a 1394 serial bus.

[0029] The part of the technique which can be called description of a 1394 serial bus next is explained more to a detail.

Electric specification>> of <<1394 serial bus Drawing 5 shows the sectional view of a 1394 serial bus cable. By 1394 serial bus, the power-source line other than 2 sets of twisted pair signal lines is prepared in the interconnection cable. Supply of power is attained also to the device which does not have a power source by this, the device which carried out sag by failure. 8-40V, and a current are specified for the electrical potential difference of the power source which flows the inside of a power-source line as maximum current DC1.5A.

[0030] <<DS-Link coding>> Drawing 6 is drawing for explaining the DS-Link coding method of the data transfer format adopted in the 1394 serial bus. By 1394 serial bus, the DS-Link (Data/Strobe Link) coding method is adopted. This DS-Link coding method is suitable for the high-speed serial data communication link. The configuration needs two signal lines. It has the composition of sending a strobe signal to the twisted pair line from that of delivery and another side in the data which become main one in a twisted pair wire. In a receiving side, a clock is reproducible by taking the exclusive OR of this data and strobe that communicate.

[0031] As a merit using this DS-Link coding method, since transfer efficiency's being high and a PLL circuit become unnecessary compared with other serial data transmittal modes, circuit magnitude of Controller LSI can be made small. Furthermore, when there are no data which should be transmitted, it is not necessary to send the information which shows that it is an idle state. Therefore, reduction of power consumption can be aimed at by the ability making the transceiver circuit of each device into sleeping.

[0032] Sequence>> of <<bus reset By 1394 serial bus, Node ID is given to each device (node) connected, and it is recognized as network

configuration. When change arises by the change in the number of nodes by the insert and remove of a node, ON/OFF of a power source, etc. and it is necessary to recognize new network configuration when this network configuration has change for example, each node which detected that change transmits a bus reset signal on a bus, and goes into the mode in which new network configuration is recognized. As the detection approach of the change at this time, it is carried out by detecting change of the bias voltage on a 1394 port substrate.

[0033] A bus reset signal is transmitted from a certain node, BASURI set occurrence is transmitted to a link layer, and the physical layer of each node transmits a bus reset signal to other nodes at the same time it receives this bus reset signal. Bus reset is started after all nodes detect a bus reset signal eventually.

[0034] Bus reset is started also by giving direct instruction to a physical layer by cable **** which was described previously, starting by the hard detection by the abnormalities in a network etc., the host control from a protocol, etc. Moreover, if bus reset starts, data transfer will be interrupted temporarily, and data transfer in the meantime is kept waiting, and is resumed under new network configuration after termination. The above is the sequence of bus reset.

[0035] Sequence>> of <<node ID decision After bus reset, each node starts the actuation which gives ID to each node, in order to build new network configuration. the general sequence from the bus reset at this time to node ID decision — each of drawing 7 , drawing 8 , and drawing 9 — it explains using a flow chart.

[0036] The flow chart of drawing 7 determines Node ID from BASURI set occurrence, and shows the activity of a series of buses until it can perform data transfer. First, it is monitoring continuously that bus reset occurs in a network as step S101. If bus reset occurs in power-source ON/OFF of a node etc. here, it will move to step S102. At step S102, from the condition that the network was reset, in order to know the connection situation of a new network, declaration of a parentage is made between each node by which direct continuation is carried out. If a parentage is determined among all nodes as step S103, the one root will be determined as step S104. The parentage of step S102 is declared until it determines a parentage among all nodes, and the root is not determined, either.

[0037] If the root is determined at step S104, setting out of the node ID to which ID is given to each node next as step S105 will be performed. Setting out of Node ID is performed in order of a predetermined node, and setting out is repeatedly performed until ID is given to all nodes. If it

finished setting ID as all nodes as step S106 eventually, since new network configuration will have been recognized in all nodes, it will be in the condition that data transfer between nodes can be performed as step S107, and data transfer will be started.

[0038] If it will be in the condition of this step S107, it goes into the mode which supervises that bus reset occurs again, and if bus reset occurs, setting out from step S101 to step S106 will be performed repeatedly.

[0039] The above is explanation of the flow chart of drawing 7. It is drawing 8 and drawing 9 which expressed the part from bus reset of the flow chart of drawing 7 to root decision, and the procedure from after root decision to ID setting-out termination with the flow chart in more detail, respectively.

[0040] First, the flow chart of drawing 8 is explained. If bus reset occurs as step S201, network configuration will once be reset. In addition, it is always supervising that bus reset occurs as step S201. The flag which shows that it is a leaf (node) to each device as the first step of the activity which has a new appreciation of the connection situation of the reset network as step S202 next is set. Furthermore, it investigates how many the port which he has [each device] as step S203 is connected with other nodes.

[0041] In order to begin declaration of a parentage after this according to the result of the number of ports of step S204, undefined (parentage is not determined) number of connections is investigated. immediately after bus reset -- number of ports = -- although it is the number of undefined ports, the undefined number of connections as which the parentage is determined and which is alike, follows and is detected at step S204 changes.

[0042] First, it is restricted to the leaf immediately after bus reset that a parentage can be declared first. It can know that it is a leaf by the check of the number of ports of step S203. As step S205, to the node connected to itself, a leaf is announced "He is a child and partners are parents", and ends actuation.

[0043] Since it is undefined port number >1 at step S204 immediately after bus reset, it moves from the node which the number of ports has recognized to be a branch with two or more at step S2023 to step S206. First, a flag called a branch is set, and it waits in order to receive "parents" by parentage declaration from a leaf at step S207. A leaf declares a parentage and a carrier beam branch checks the number of undefined ports of step S204 for it suitably at step S207. If the number of undefined ports is 1, it will become possible to declare "he being a

child" to the node connected to the port which remains. [of step S205] After the 2nd times, it waits in order to receive the "parents" from a leaf or other branches at step S207 again to a certain branch two or more, even if it checks the number of undefined ports at step S204. [0044] When a leaf becomes zero on any one branch or an exception target as a result of the number of undefined ports of step S204 (although "child" declaration could be made, since it did not operate quickly), it means that declaration of the parentage of the whole network was completed by this eventually. The flag of the root is set as step S208, and, as for the only node from which the number of undefined ports became zero (considering all as parents' port decision), the recognition as the root is made as step S209. Thus, from the bus reset shown in drawing 8 to declaration of the parentage in a network between all nodes is completed.

[0045] Below, the flow chart of drawing 9 is explained. First, the information on the flag of each node called a leaf, a branch, and the root is set up by the sequence to drawing 8 . It carries out based on this and classifies according to step S301, respectively. As an activity which gives ID to each node, it is from a leaf that ID can be set up first. A leaf → branch → setting out of ID is made from the young number (node number =0-) in order of the root.

[0046] As step S302, several Ns (N is taken as the natural number) of the leaf which exists in a network are set up. Then, a leaf requires that ID should be given to the root each one as step S303. When there are two or more these demands, the root performs an Arbitration (activity arbitrated to any one) as step S304. An ID number is given to one node which won as step S305, and it notifies to a negative beam node as a result of failure. The leaf which ID acquisition finished with failure as step S306 advances ID request again, and repeats the same activity.

[0047] As step S307, ID information on the node is transmitted to all nodes by broadcasting from the leaf which has acquired ID. After broadcasting of 1 node ID information finishes, the one number of the remaining leaves is reduced as step S308. Here, if the number of these remaining leaves carries out as step S309 repeatedly from the activity of the ID request of step S303 one or more in a certain case and all leaves broadcast ID information eventually, step S309 will be set to N= 0, and, next, it will move to ID setting out of a branch.

[0048] ID setting out of a branch as well as the case of a leaf is performed. That is, several M (M is taken as the natural number) of the branch which exists in a network is first set up as step S310. Then, it is required that a branch should give ID to the root each one as step S311.

On the other hand, as step S312, the root performs an Arbitration and gives it from the following young number which it finished giving to a leaf sequentially from the branch which won. The branch which the root notified ID information or a failure result to the branch which advanced the demand as step S313, and ID acquisition finished with failure as step S314 advances ID request again, and repeats the same activity.

[0049] As step S315, ID information on the node is transmitted to all nodes by broadcasting from the branch which has acquired ID. After broadcasting of 1 node ID information finishes, the one number of the remaining branches is reduced as step S316. Here, in a certain case, the number of these remaining branches carries out as step S317 repeatedly from the activity of the ID request of step S311 one or more, and it is carried out until all branches broadcast ID information eventually. If all branches acquire Node ID, step S317 will be set to $M=0$, and ID acquisition mode of a branch will end it.

[0050] After the process so far is completed, the node which does not acquire ID information eventually serves as only the root. ID of the root sets up the largest number with its ID number by the number which has not been given as step S318, and then broadcasts ID information on the root as step S319. As shown in drawing 9, after determining a parentage above, a procedure until ID of all nodes is set up is completed.

[0051] Below, the actuation in the actual network shown in drawing 10 as one example is explained. As explanation of drawing 10, direct continuation of Node A and the node C is carried out to the low order of Node (root) B, and direct continuation of the node D is further carried out to the low order of Node C. Moreover, Node E and Node F have a layered structure by which direct continuation was carried out at the low order of Node D. The procedure of determining this layered structure and root node, and Node ID is explained below.

[0052] After bus reset is carried out, in order to recognize the connection situation of each node first, declaration of a parentage is made between the ports where direct continuation of each node is carried out. With this parent and child, a parents side serves as a high order by the layered structure, and a child side serves as low order.

[0053] At drawing 10, Node A declared the parentage to the beginning after bus reset. A parentage can be declared from the node (it is called a leaf) which has connection only in one port fundamentally. Since this can know only connection of one port first for itself, it recognizes that it is a network edge by this, and the parentage is determined from the node which operated early in it. In this way, the port of the side (between A-B the node A) which declared the parentage is set up with a

child, and the port of the other party (node B) is set up with parents. Therefore, between node A-B, it is determined between child-parents and node F-D between child-parents and node E-D by relation called child-parents, respectively.

[0054] the first [further] floor layer — it goes up and the parentage is shortly declared to the high order further for declaration of the parentage from other nodes one by one from the carrier beam thing among nodes (it is called a branch) with two or more connection ports. In drawing 10 , first, Node D is declaring the parentage to Node C, after determining a parentage between D-E and between D-F, and as a result, it is decided between node D-C that they will be child-parents.

[0055] The carrier beam node C is declaring the parentage to the node B by which declaration of the parentage from Node D is connected to another port. It is decided between node C-B by this that they will be child-parents. Thus, a layered structure like drawing 10 was constituted and the node B which became parents in all the ports connected eventually was determined as the root node. As for the root, only one exists during one network configuration.

[0056] In addition, in drawing 10 , Node B was determined as the root node. If, as for this, the carrier beam node B is making Node A to parentage declaration parentage declaration to early timing to other nodes, it has moved from the root node to other nodes. That is, depending on the timing transmitted, every node may turn into a root node, and a root node is not necessarily regularity in the same network configuration, either.

[0057] It goes into the mode in which it is determined next that each node ID will determine a root node. Here, all nodes notify their node ID to all other nodes (broadcasting function). [who determined] Self-ID information includes the information on its node number, the information on the location connected, the number of connections that it has, number of connections with connection, or the parentage of each port etc. As a procedure of assignment of a node ID number, it can start from the node (leaf) which has connection only in one port first, and is assigned with node number =0, 1 and 2, and ... sequentially from this inside.

[0058] The node which acquired Node ID transmits the information containing the node number to each node by broadcasting. Thereby, it is recognized that the ID number is "finishing [assignment]." If all leaves finish acquiring the self node ID, next, it will move to a branch and a node ID number will be assigned to each node following on a leaf. Node ID information is broadcast one by one like the case of a leaf from the

branch to which the node ID number was assigned, and, finally a root node broadcasts self-ID information. That is, the root always owns the greatest node ID number. Assignment of the node ID of the whole layered structure finishes as mentioned above, network configuration is reconstructed, and the initialization activity of a bus is completed.

[0059] <<Arbitration>> By 1394 serial bus, the Arbitration (mediation) of a bus royalty is surely performed in advance of data transfer. Each device which a 1394 serial bus is a logical bus mold network, that is, was connected according to the individual tells the same signal in a network to all devices by relaying the transmitted signal, respectively. For this reason, an Arbitration is required in order to prevent the collision of a packet. Only one node can transmit to a certain time amount by this.

[0060] Drawing 11 is drawing for explaining this Arbitration. That is, the situation of the propriety [as opposed to the demand for the situation of a bus activity demand] of a bus activity is shown in drawing 11 (b), and it explains to drawing 11 (a) again using this below. If an Arbitration starts, one or two or more nodes will emit a demand of a bus royalty toward a parent node, respectively. In drawing 11 (a), it is the node to which Node C and Node F have emitted the demand of a bus royalty. A carrier beam parent node (drawing 11 the node A) emits a demand of a bus royalty for this toward a parent node further (it acts as intermediary). This demand is sent to the root which arbitrates eventually.

[0061] It decides whether a carrier beam root node makes a bus use a bus activity demand for which node. This mediation can perform only a root node and the licence of a bus is given to the node which won by mediation. By drawing 11 (b), licence is given to Node C and it is shown that the activity of Node F was refused. An Arbitration is told about delivery and having been refused for DP (Data Prefix) packet to a negative beam node. The bus activity demand of the refused node is kept waiting to a next Arbitration. The node which won the Arbitration as mentioned above and obtained the licence of a bus can start a data transfer henceforth.

[0062] Here, the flow chart shown in drawing 12 explains a series of flow of an Arbitration. In order for a node to be able to start data transfer, it is required for a bus to be an idle state. In order to complete the data transfer currently performed previously and to recognize that a current bus is idle status, each node is judged [that a transfer of it can be started and] by going through the predetermined idle-time gap length (for example, subaction gap) set up according to the individual by each transfer mode.

[0063] First, it judges whether the predetermined gap length according to data transmitted, respectively, such as asynchronous data and isochronous data, was obtained as step S401. Since a demand of a bus royalty required in order to start a transfer cannot be performed unless predetermined gap length is obtained, it waits until predetermined gap length is obtained.

[0064] If gap length predetermined at step S401 is obtained, it will judge whether there are any data which should be transmitted as step S402. When there are data, in order to transmit as step S403, a demand of a bus royalty is emitted to the root so that a bus may be secured. Transfer of the signal showing a demand of the bus royalty at this time is eventually sent to the root, relaying each device in a network, as shown in drawing 11 . When there are no data transmitted at step S402, it stands by as it is.

[0065] Next, as step S404, if or more one root receives the bus activity demand of step S403, the root will investigate the number of nodes which advanced the activity demand as step S405. the selection value in step S405 -- the number of nodes -- when it is =1 (the node which advanced the royalty demand is one), the next bus licence will be given to the node. If the selection value in step S405 is node number >1 (the node which advanced the activity demand is plurality), the root will perform mediation which determines the node which gives licence as step S406 as one. This mediation has the composition that access is equally granted so that it may be fair and only the nodes same each time may not obtain authorization.

[0066] Selection divided into one node which the root arbitrated as step S407 out of two or more nodes which advanced the activity demand by step S406, and obtained licence, and the node of others which were beaten is performed. From the selection value of step S405 to one node which was arbitrated and obtained licence here, or the number of activity demand nodes = the root sends an enabling signal to the node which obtained licence without mediation by 1 to the node as step S408. The node which acquired the enabling signal carries out transfer initiation of the data (packet) which should be transmitted immediately after receiving. Moreover, mediation of step S406 is lost, DP (Data Prefix) packet which shows Arbitration failure is sent to the node to which a bus activity was not permitted from the root as step S409, and the node which received this stands by until return and predetermined gap length are obtained to step S401, in order to advance the bus activity demand for transmitting again.

[0067] <<Asynchronous (asynchronous) transfer>> An asynchronous

transfer (Async transfer) is asynchronous transmission. The time transition state in an asynchronous transfer is shown in drawing 13 . The subaction gap of the beginning of drawing 13 shows the idle state of a bus. When this idle time becomes constant value, the node which wishes to transmit judges that a bus can be used and performs the Arbitration for bus acquisition.

[0068] If the licence of a bus is obtained by the Arbitration, a data transfer will be performed in a packet format next. The node which received is ack after data transfer about ack of a receiving result to the transmitted data (return code for the confirmation of receipt). A transfer is completed by returning, answering or sending a response packet after a short gap called gap. ack consists of 4 bits information and a 4-bit checksum. Moreover, ack is immediately returned to a transmitting agency node including information, such as a success, a busy condition, and pending status.

[0069] Drawing 14 shows the example of the packet format of an asynchronous transfer below. There are data division and a header unit other than the data CRC for error corrections in a packet. As shown in drawing 14 , the object node ID, the source node ID, transfer data die length, various codes, etc. are written in the header unit, and a transfer is performed. Moreover, an asynchronous transfer is the communication link of 1 to 1 to a partner node from a self-node. Although the packet transmitted from the source node spreads round each node in a network, since things other than the address addressed to themselves are disregarded, only one node of the destination will read.

[0070] <<Isochronous (synchronization) transfer>> An isochronous transfer (Iso transfer) is synchronous transmission. Especially the isochronous transfer that can be said to be the greatest description of a 1394 serial bus is the transfer mode suitable for the data transfer which needs a transfer [real time / data / which are called voice data / video image data, / multimedia]. Moreover, this isochronous transfer is uniformly transmitted to all other nodes from one node of the source by the broadcasting function to an asynchronous transfer being a transfer of 1 to 1.

[0071] Drawing 15 shows the time transition state in an isochronous transfer. An isochronous transfer is performed for every fixed-on bus time amount. This time interval is called an isochronous cycle. The isochronous cycle time is 125 microseconds. The cycle-start packet is bearing the role which shows the start time of each cycle and performs timing of each node. The node called a cycle master transmits a cycle-start packet, and after passing through a predetermined idle period

(subaction gap) after the transfer termination in the cycle in front of one, it transmits the cycle-start packet which tells initiation of this cycle. The time interval to which this cycle-start packet is transmitted is set to 125 microseconds.

[0072] Moreover, as drawing 15 was indicated to be Channel A, Channel B, and Channel C, when two or more sorts of packets can give Channel ID into 1 cycle, respectively, it can distinguish and transmit. Thereby, the real time transfer between two or more nodes is possible to coincidence, and he incorporates only the data of the channel ID needed by the node which receives. This channel ID does not express the address of a transmission place, and has given the logical number to data. Therefore, transmission of a certain packet is transmitted by broadcasting so that it may spread round all other nodes from the transmitting agency node of one.

[0073] In advance of packet transmission of an isochronous transfer, an Arbitration is performed like an asynchronous transfer. However, since it is not the communication link of 1 to 1 like an asynchronous transfer, ack (reply code for the confirmation of receipt) does not exist in an isochronous transfer. Moreover, Iso shown in drawing 15 gap (isochronous gap) expresses the idle period required in order to recognize it as a bus being idle status before performing an isochronous transfer. If this predetermined idle period passes, it can judge that the bus is vacant as for a node to perform an isochronous transfer, and, thereby, the Arbitration before a transfer can be performed.

[0074] Drawing 16 shows the example of the packet format of an isochronous transfer below. There are data division and a header unit other than the data CRC for error corrections in various kinds of packets divided into each channel, respectively. A transfer data length as shown in drawing 16, Channel NO, other various codes, the header CRC for error corrections, etc. are written in the header unit, and a transfer is performed.

[0075] <<bus cycle>> An isochronous transfer and an asynchronous transfer can be intermingled in the transfer on a actual 1394 serial bus. Drawing 17 expresses the situation of time transition of the transfer condition on the bus by which the isochronous transfer and the asynchronous transfer were then intermingled.

[0076] Priority is given to an isochronous transfer over an asynchronous transfer, and it is performed. The reason is gap length (isochronous gap; Iso gap) shorter than the gap length (subaction gap) of an idle period required in order to start an asynchronous transfer after a cycle-start packet, and is because an isochronous transfer can be started.

Therefore, an isochronous transfer will be given priority to and performed rather than an asynchronous transfer.

[0077] It sets to the general bus cycle shown in drawing 17 , and is cycle #m. A cycle-start packet is transmitted to each node from a cycle master at the time of a start. After this performs time-of-day adjustment by each node and waiting for a predetermined idle period (Iso gap), the node which should perform an isochronous transfer performs an Arbitration and starts a packet transfer. In drawing 17 , the isochronous transfer of Channel e, Channel s, and the channel k is carried out at order.

[0078] After actuation from this Arbitration to a packet transfer is repeatedly performed by the channel given, an asynchronous transfer can be performed by all isochronous transfers in cycle #m being completed. When the idle time reaches the subaction gap which can be transmitted asynchronous, it is judged that it can move from a node to perform an asynchronous transfer to activation of an Arbitration. However, the period which can perform an asynchronous transfer is restricted when the subaction gap for starting an asynchronous transfer from after isochronous transfer termination before the time amount (cycle synch) which should transmit the following cycle-start packet is obtained.

[0079] cycle #m of drawing 17 **** — 2 packet (packet 1 and packet 2) transfer of the asynchronous transfer (ack is included) is carried out an isochronous transfer and after that for three channels. After this asynchronous packet 2 is cycle #m+1. Since it results in the time amount (cycle synch) which should be started, it is cycle #m. A transfer is finished even here.

[0080] However, after waiting for the idle period asynchronous or after the transfer is completed without being interrupted by force if it results in the time amount (cycle synch) which should transmit the following cycle-start packet into isochronous transfer operation, the cycle-start packet of degree cycle is transmitted. That is, when one cycle continues 125 microseconds or more, degree cycle presupposes that only the part was shortened rather than 125 microseconds of criteria. That is, on the basis of 125 microseconds, an isochronous cycle is exceeded and can be shortened.

[0081] In addition, if an isochronous transfer is the ** cycle need in order to maintain a real-time transfer, it will surely be performed. By having shortened the cycle time, an asynchronous transfer may be turned to the cycle after the next. It is managed by the cycle master also including such delay information.

[0082] Drawing 18 is a flow chart which shows actuation of the system-control section 10 when the transition to a record standby mode is chosen by an operator's key stroke. Below, drawing 18 is used and the control action of the system-control section 10 at the time of a record standby mode is explained.

[0083] If the transition to a record standby mode is chosen by an operator's key stroke, the system-control section 10 will permit a timer interruption, in order to measure a record standby time at step S01.

[0084] Here, an interrupt generates a timer interruption the setup-time period of arbitration. As shown in drawing 19, a shutdown timer is incremented at step S31 in this interrupt.

[0085] Subsequently, the system-control section 10 supervises a recording start key at step S02, and when a key input is detected, the shift to a recording mode from a record standby mode is set up at step S24. By controlling a recorder control section by this recording mode, a capstan motor is started and record of the photography image data to the magnetic-recording tape which is a record medium is performed through a recording head.

[0086] At this time, a timer interruption is forbidden at step S06, and a shutdown timer is cleared. Moreover, a shutdown timer is supervised if a key input is not detected at step S03. If judged with the measurement value of this shutdown timer being less than 5 minutes, processing will be returned to step S02. On the other hand, a judgment of that the record standby condition is maintained 5 minutes or more detects the existence of external instrument connection at step S07. Existence of external instrument connection is performed by detecting the existence of the bias voltage on 1394 connector ports.

[0087] When connection of an external instrument is detected, the shift to STOP mode from a record standby mode is set up at step S55. The current supply to the recorder control section 4 is turned off by controlling the current supply section 9 in this STOP mode, and DORAMUMO-TA suspends a revolution. The current supply to the camera-control section 2, the signal-processing section 3, the recorder control section 4, and the digital I/F section 8 is turned off by the shift to power-source shutdown mode from a record standby mode being set up at step S05 on the other hand, if connection of an external instrument is not detected, and controlling the current supply section 9 in this power-source shutdown mode. At this time, prohibition and a shutdown timer are cleared in a timer interruption at step S06, and processing of power saving under record standby and a tape wear prevention system is completed by processing of an above single string.

[0088] it become possible to avoid the bus reset processing generate on a network at the time of a timer shutdown since shutdown processing be perform but it be made to shift to a stop mode when the predetermined period have pass since the record standby condition of equipment according to this operation gestalt and connection of an external instrument be detect in the digital I/F section , as explain above .

[0089] (2nd operation gestalt) In the 2nd operation gestalt, the same control system realizes substantially with the case of the image pick-up equipment of the 1st operation gestalt shown in drawing 1 . Drawing 20 is a flow chart which shows actuation of the system-control section 10 when the transition to a record standby mode is chosen by an operator's key stroke. Below, drawing 20 is used and the control action of the system-control section 10 at the time of a record standby mode is explained.

[0090] If the transition to a record standby mode is chosen by an operator's key stroke, the system-control section 10 will permit a timer interruption, in order to measure a record standby time at step S01. An interrupt occurs the setup-time period of arbitration and a timer interruption increments a shutdown timer at step S31 in an interrupt like the case where it is shown in drawing 19 .

[0091] Subsequently, the system-control section 10 supervises a recording start key at step S02, and when a key input is detected, the shift to a recording mode from a record standby mode is set up at step S24. By controlling a recorder control section by this recording mode, a capstan motor is started and record of the digital image data to the magnetic-recording tape which is a record medium is performed through a recording head.

[0092] At this time, prohibition and a shutdown timer are cleared in a timer interruption at step S06. Moreover, if a key input is not detected at step S03, a shutdown timer is supervised and it is judged from the measurement value of this shutdown timer that a record standby time is less than 5 minutes, processing will be returned to step S02. On the other hand, a judgment of that the record standby condition is maintained 5 minutes or more detects the existence of external instrument connection at step S07.

[0093] When connection of an external instrument is detected, the shift to power save mode from a record standby mode is set up at step S55. The current supply to the camera-control section 2, the signal-processing section 3, and the recorder control section 4 is turned off by controlling the current supply section 9 by this power save mode. Only bus reset monitor processing for stopping the output of digital image

data by the digital I/F section 8, and maintaining network configuration is performed. The current supply to the camera-control section 2, the signal-processing section 3, the recorder control section 4, and the digital I/F section is turned off by the shift to power-source shutdown mode from a record standby mode being set up at step S05 on the other hand, if connection of an external instrument is not detected, and controlling the current supply section 9 in this power-source shutdown mode. At this time, prohibition and a shutdown timer are cleared in a timer interruption at step S06, and processing of power saving under record standby and a tape wear prevention system is completed by processing of an above single string.

[0094] In addition, the 2nd operation gestalt of this invention is realizable even if it adopts the IEEE1394 serial bus architecture adopted as the digital I/F section 8 of the 1st operation gestalt of this invention as the digital I/F section 8.

[0095] since the current supply to the digital I/F section and it be made to perform interface processing according to this operation gestalt succeedingly when the predetermined period had pass since the record standby condition of equipment and connection of an external instrument be detected in the digital I/F section as explained above , it ** [.] for avoid the bus reset processing generate on a network at the time of a timer shutdown to be possible .

[0096] (3rd operation gestalt) Drawing 21 is the block diagram showing the important section of camcorder/movie equipment in which digital I / feed function which applied the 3rd operation gestalt of this invention are carried. It has composition which added the memory section 11 to the digital I/F section 8 to the control system concerning the 1st operation gestalt of this invention shown with the same sign as drawing 1 . The digital I/F section 8 incorporates the warning data stored in the memory section 11, and has the function which mixes with digital image data and is outputted. However, free setting out by a shutdown demand, a mode transition demand, or tape wear warning is possible as warning data written in the memory section 11.

[0097] Drawing 22 is a flow chart which shows actuation of the system-control section 10 when the transition to a record standby mode is chosen by an operator's key stroke. Below, drawing 22 is used and the control action of the system-control section 10 at the time of a record standby mode is explained.

[0098] If the transition to a record standby mode is chosen by an operator's key stroke, the system-control section 10 will permit a timer interruption, in order to measure a record standby time at step S01. An

interrupt occurs the setup-time period of arbitration and a timer interruption increments a shutdown timer at step S31 in an interrupt like the case where it is shown in drawing 19 .

[0099] Subsequently, the system-control section 10 supervises a recording start key at step S02, and when a key input is detected, the shift to a recording mode from a record standby mode is set up at step S24. By controlling a recorder control section by this recording mode, a capstan motor is started and record of the digital image data to the magnetic-recording tape which is a record medium is performed through a recording head.

[0100] At this time, prohibition and a shutdown timer are cleared in a timer interruption at step S06. Moreover, if a key input is not detected at step S03, a shutdown timer is supervised and it is judged from the measurement value of this shutdown timer that a record standby time is less than 5 minutes, processing will be returned to step S02. On the other hand, a judgment of that the record standby condition is maintained 5 minutes or more detects the existence of external instrument connection at step S07.

[0101] The mix with the incorporation of warning data and the digital image data which the message output was chosen at step S65 when connection of an external instrument was detected, and were stored in the memory section 11 in the signal-processing section 3 is performed. Forbidding a timer interruption at step S06 at this time, a shutdown timer is cleared and completes processing of power saving under record standby and a tape wear prevention system by processing of an above single string.

[0102] it become possible to avoid the bus reset processing generate on a network at the time of a timer shutdown since shutdown processing be perform but it be made to output a warning message when the predetermined period have pass since the record standby condition of equipment according to this operation gestalt and connection of an external instrument be detect in the digital I/F section , as explain above .

[0103] In addition, the 3rd operation gestalt of this invention is realizable even if it adopts the IEEE1394 serial bus architecture adopted as the digital I/F section 8 of the 1st operation gestalt of this invention as the digital I/F section 8.

[0104]

[Effect of the Invention] In the signal processor which according to this invention connects with two or more external instruments, and can constitute a network as explained above By regulating the shutdown of a

power source in the actuation standby condition of equipment, when connection with an external instrument is detected at least, and having restricted network bus reset In the state of record standby, with an interface, when [of a body and an external instrument] connecting, a good system construction can be realized.

[Translation done.]